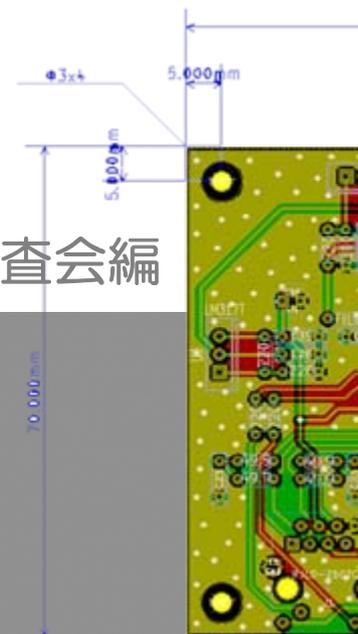


いまこそはじめよう、Make Ethernet Switch !

『手はんだで造るEthernetスイッチ箱』

Interop ORC 2013 最終審査会編



いまこそはじめよう、Make Ethernet Switch !

『手はんだで造るEthernetスイッチ~~知~~』

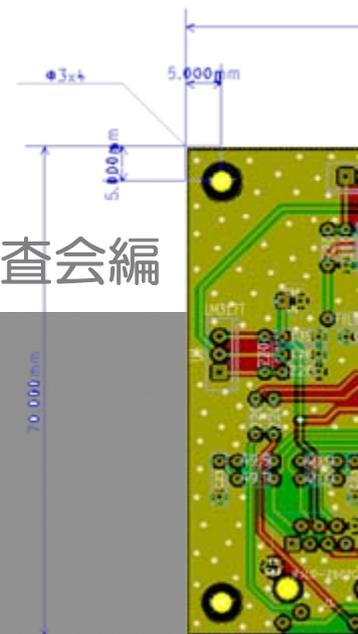
Interop ORC 2013 最終審査会編



いまこそはじめよう、Make Ethernet Switch !

『手はんだで造るEthernetスイッチ板』

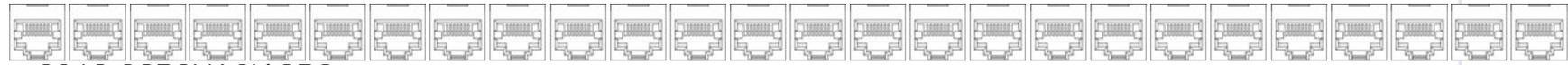
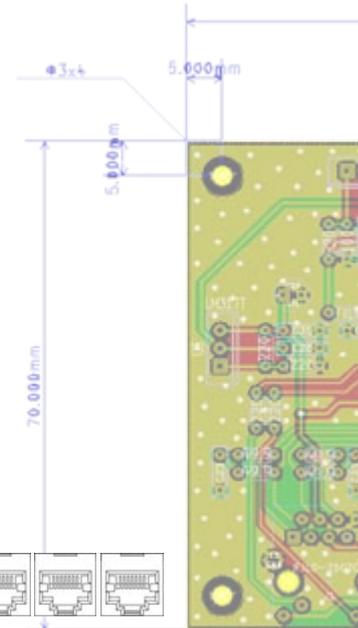
Interop ORC 2013 最終審査会編



自己紹介

- 今年ご紹介するのは

Ethernet スイッチ箱板



自己紹介

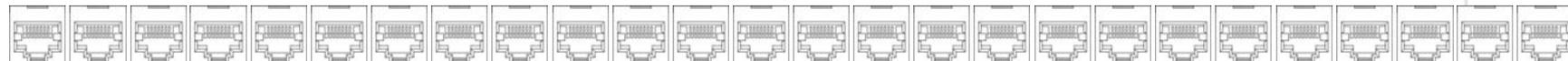
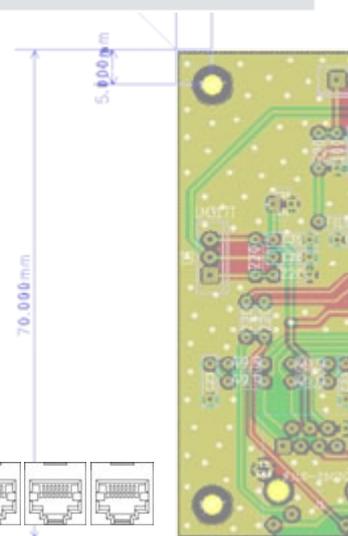
- 今年ご紹介するのは

Ethernet スイッチ箱板

第一次審査通過チーム 応募内容

@SRCHACK.ORG
『手はんだで造る
Ethernetスイッチ箱』

近年、VXLAN、TRILL、OpenFlow等のプロトコルが登場し注目を浴びる中、スイッチファームウェアへの機能搭載はなかなか進んでおらず、これらの検証環境を入手する事は仮想スイッチを除き困難な状況が続いている。技術者が自分の欲しい物理スイッチ環境をプログラマブルに作成できる箱が、この問題を解決します。この箱は仮想スイッチを作成するのと同様の作業で物理スイッチを作成できる事の愉しさをご提供します。どうかご賞味下さい。



自己紹介

- 今年ご紹介するのは

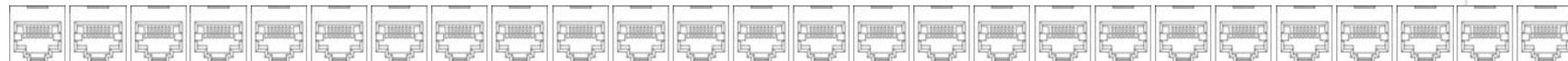
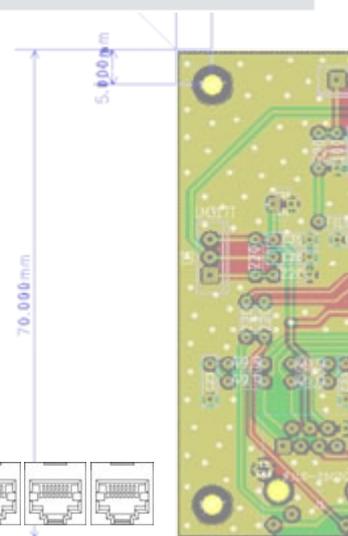
Ethernet スイッチ箱板

第一次審査通過チーム 応募内容

@SRCHACK.ORG
『手はんだで造る
Ethernetスイッチ箱』

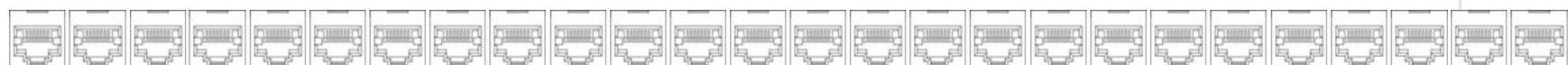
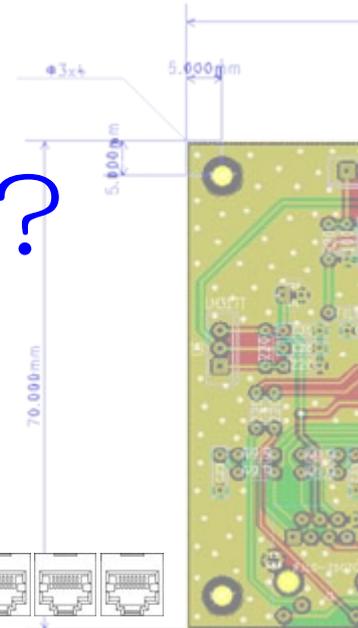
近年、VXLAN、TRILL、OpenFlow等のプロトコルが登場し注目を浴びる中、スイッチファームウェアへの機能搭載はなかなか進んでおらず、これらの検証環境を入手する事は仮想スイッチを除き困難な状況が続いている。技術者が自分の欲しい物理スイッチ環境をプログラマブルに作成できる箱が、この問題を解決します。この箱は仮想スイッチを作成するのと同様の作業で物理スイッチを作成できる事の愉しさをご提供します。どうかご賞味下さい。

どんなスイッチを 想像しましたか？



自己紹介

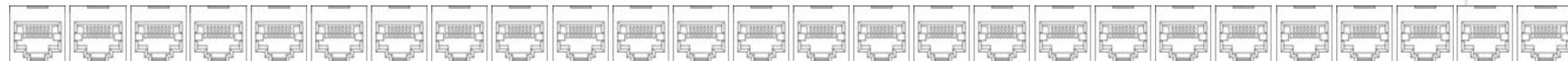
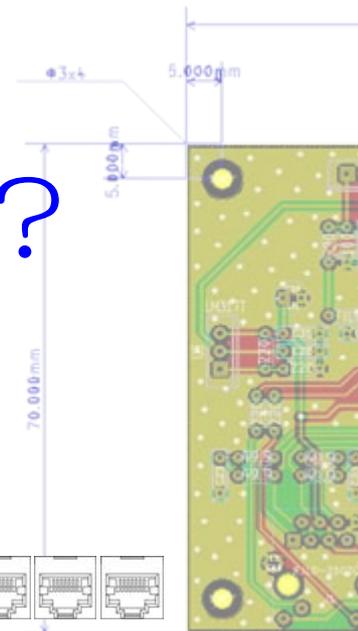
- 想像したスイッチは？
 - PCのスイッチ化？
 - FPGA？
 - マーチャントシリコン？
 - B社とかI社とかと契約した？
 - もしかしてASIC組んじゃった？
 - また「おっさんの小遣い」？





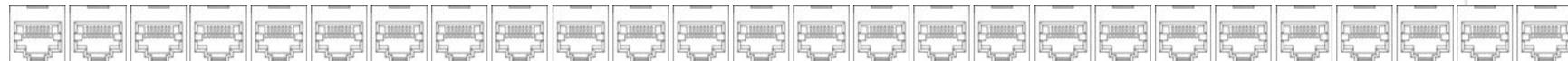
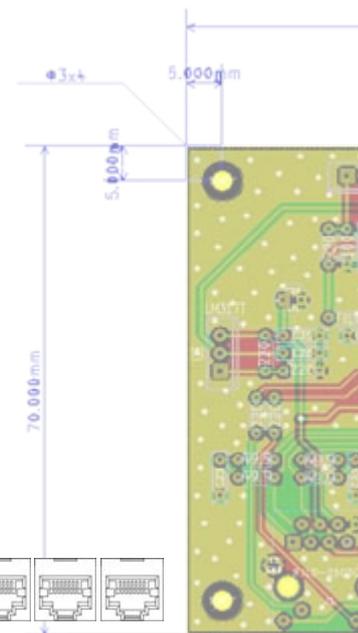
自己紹介

- 想像したスイッチは？
 - PCのスイッチ化？
 - FPGA
 - マーチャントミコン？
 - B社とかI社とかと契約した？
 - もしかしてAS. 組んじゃった？
 - また「おっさんの遣い」？



自己紹介

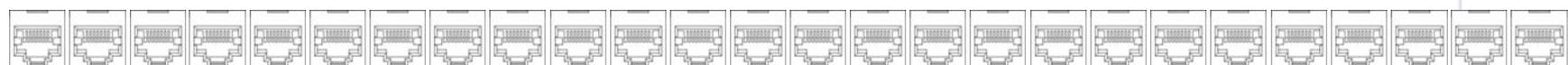
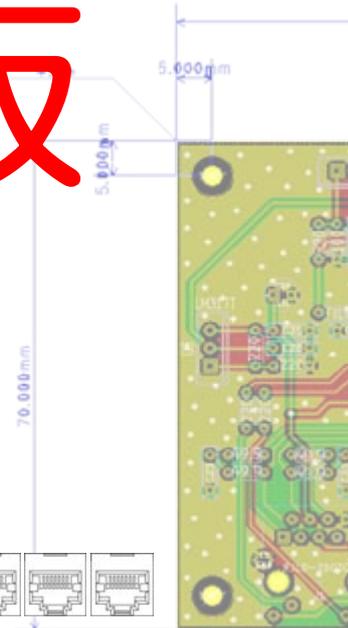
- 今年ご紹介するのは



自己紹介

- 今年ご紹介するのは

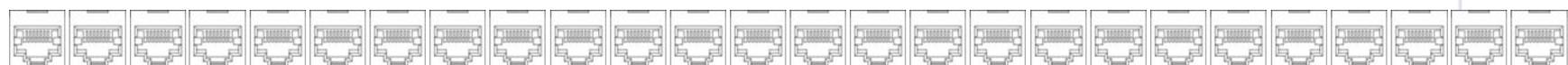
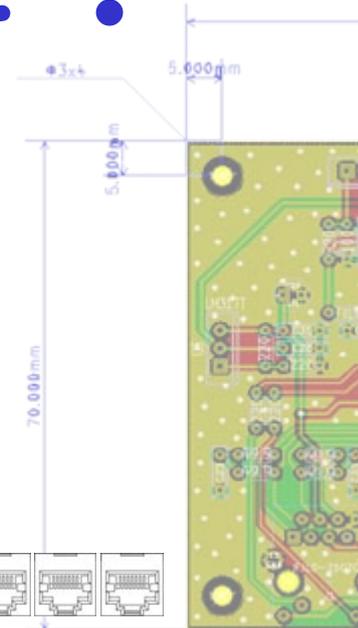
手はんだで造る
Ethernet ~~箱~~板

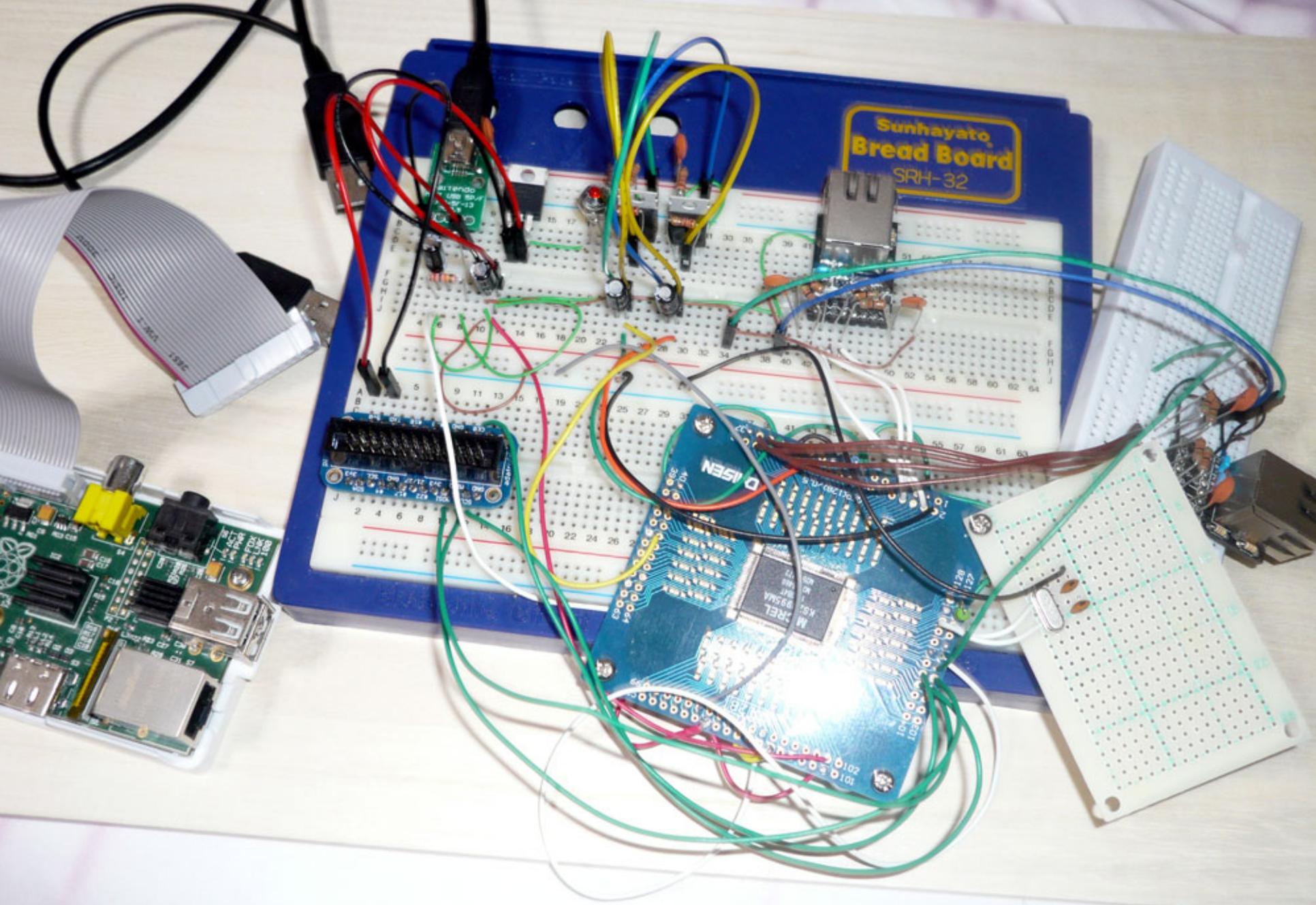


自己紹介

- 今年ご紹介するのは

どんなスイッチだ？





Sunhayato
Bread Board
SRH-32

QIEN
PREL
K5V 995MA

2000K 2.0V 1.50A 1.50A

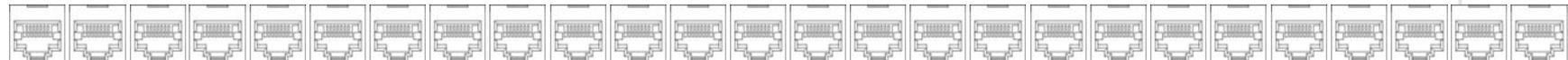
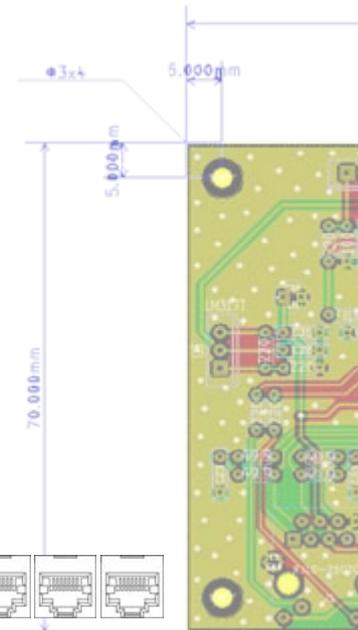
1000K 2.0V 1.50A 1.50A

QWERTY
ASDFGH
JKL
ZXCVB

自己紹介

- あの...

- ネタにしか見えないんですが...

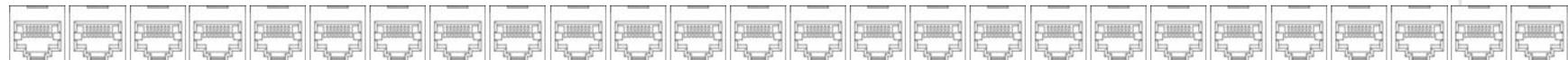
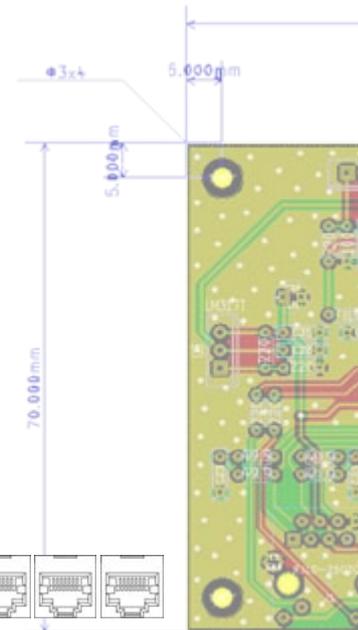


自己紹介

- あの...

- ネタにしか見えないんですが...

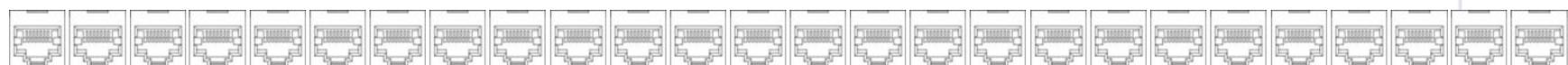
- そんな声が聞こえそうですが...



自己紹介

- あの...
 - ネタにしか見えないんですが...
 - そんな声が聞こえそうですが...

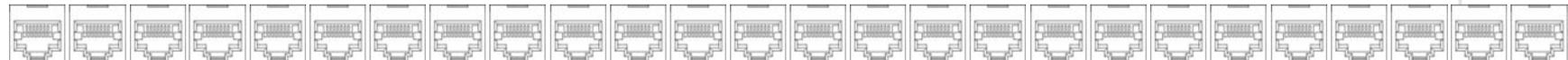
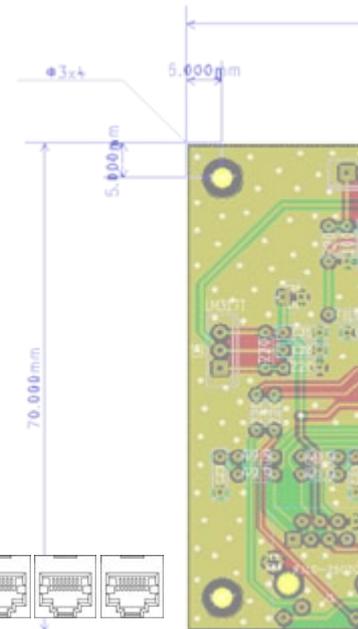
かなり真面目です。



手はんだで造る

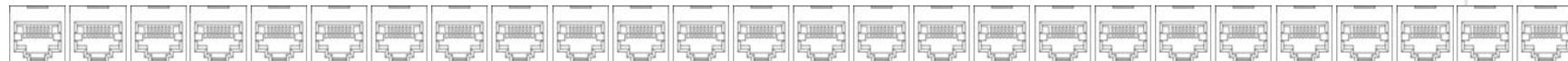
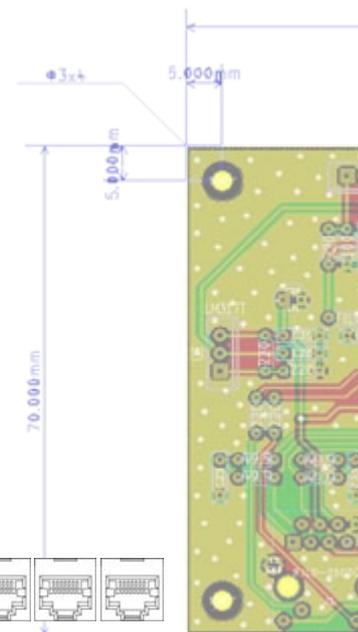
Ethernetスイッチ~~箱~~板

ハードウェア実装



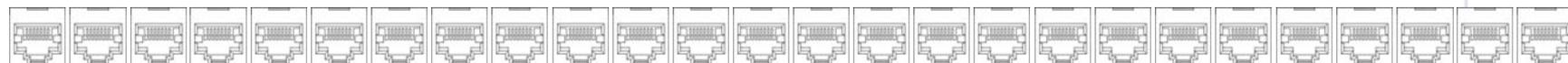
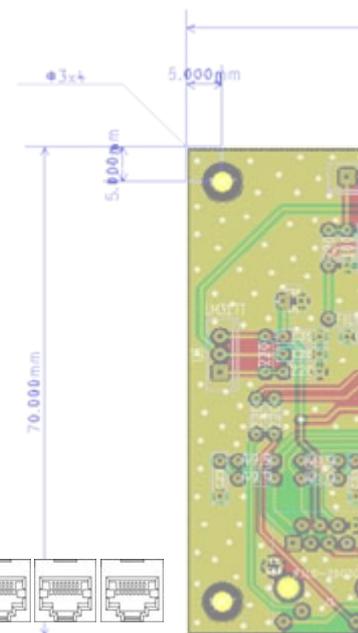
今年ご紹介するスイッチは

- 造る上でまず決めたことがあります。



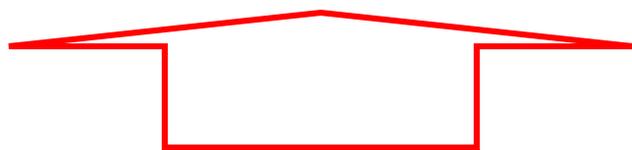
今年ご紹介するスイッチは

- 造る上でまず決めたことがあります。
 - 仕様がオープン
 - 誰でも造れる
 - おっさんの小遣い範囲

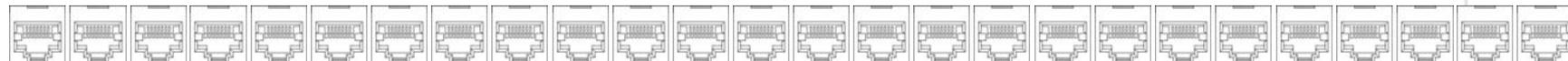
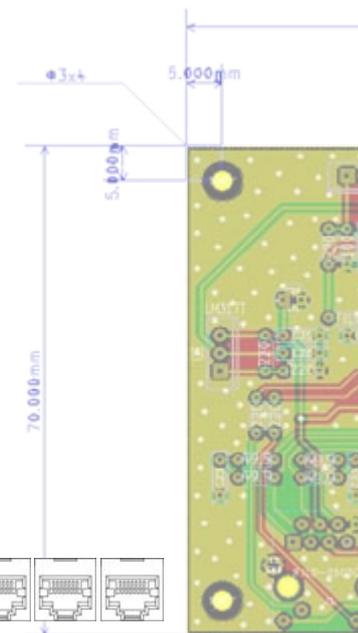


今年ご紹介するスイッチは

- 造る上でまず決めたことがあります。
 - 仕様がオープン
 - 誰でも造れる
 - おっさんの小遣い範囲

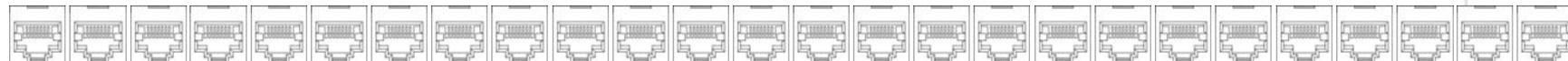
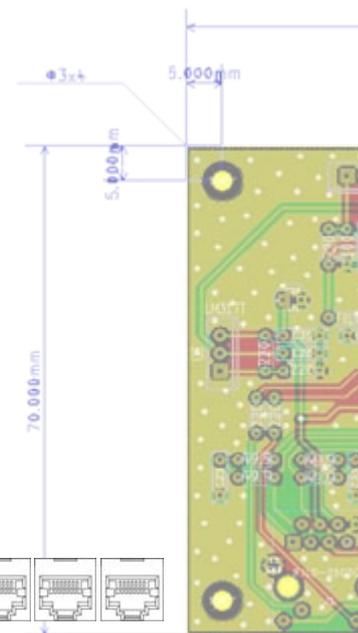


これ大切ですよね。



ハードウェア

- 仕様がオープン



ハードウェア

- 仕様がオープン

– 使用部品チップのデータシートが誰でも入手可能です。

Micrel社 KS8995MA

を採用しています。

MICREL® **KS8995MA**
Integrated 5-Port 10/100 Managed Switch
Rev 2.4

General Description
The KS8995MA is a highly integrated Layer 2 managed switch with optimized bill of materials (BOM) cost for low port count, cost-sensitive 10/100Mbps switch systems. It also provides an extensive feature set such as tag/port-based VLAN, quality of service (QoS) priority, management, MiB counters, dual MiI interfaces and CPU control/data interfaces to effectively address both current and emerging Fast Ethernet applications. The KS8995MA contains five 10/100 transceivers with patented signal processing and power technology, five media access control (MAC) units, high-speed non-blocking switch fabric, a dynamic address lookup engine, and an on-chip frame buffer memory.

All PHY units support 10BASE-T and 100BASE-TX. In addition, two of the PHY units support 100BASE-FX (ports 4 and 5).

Features

- Integrated switch with five MACs and five Fast Ethernet transceivers fully compliant to IEEE 802.3u standard
- Shared memory based switch fabric with fully non-blocking configuration
- 1.4Gbps high-performance memory bandwidth
- 10BASE-T, 100BASE-TX, and 100BASE-FX modes (FX in ports 4 and 5)
- Dual MiI configuration: MiI-Switch (MAC or PHY mode MiI) and MiI-P5 (PHY mode MiI)
- IEEE 802.1q tag-based VLAN (16 VLANs, full-range VID) for DMZ port, WAN/LAN separation or inter-VLAN switch links
- VLAN ID tag/port options, per-port basis
- Programmable rate limiting (0Mbps to 100Mbps, ingress and egress port, rate options for high and low priority, per-port basis in 32Kbps increments)
- Flow control or drop packet rate limiting (ingress port)
- Integrated MiB counters for fully compliant statistics gathering, 34 MiB counters per port

Functional Diagram

Auto MDI/MDI-X
Auto MDI/MDI-X
Auto MDI/MDI-X
Auto MDI/MDI-X
Auto MDI/MDI-X
MiI-P5
MDC, MDIO
MiI-SW or SNI
Control Reg I/F
LED2[5:1]
LED1[5:1]
LED0[5:1]

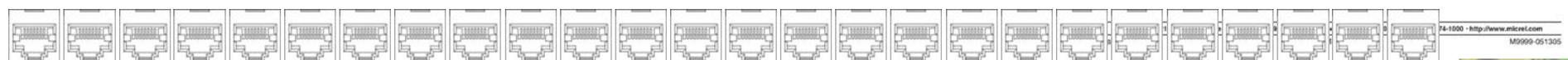
10/100 T/Tx 1
10/100 T/Tx 2
10/100 T/Tx 3
10/100 T/Tx/Fx 4
10/100 T/Tx/Fx 5

10/100 MAC 1
10/100 MAC 2
10/100 MAC 3
10/100 MAC 4
10/100 MAC 5

1K Look-Up Engine
Queue Mgmt
Buffer Mgmt
Frame Buffers
MiB Counters
EEPROM I/F
Control Registers

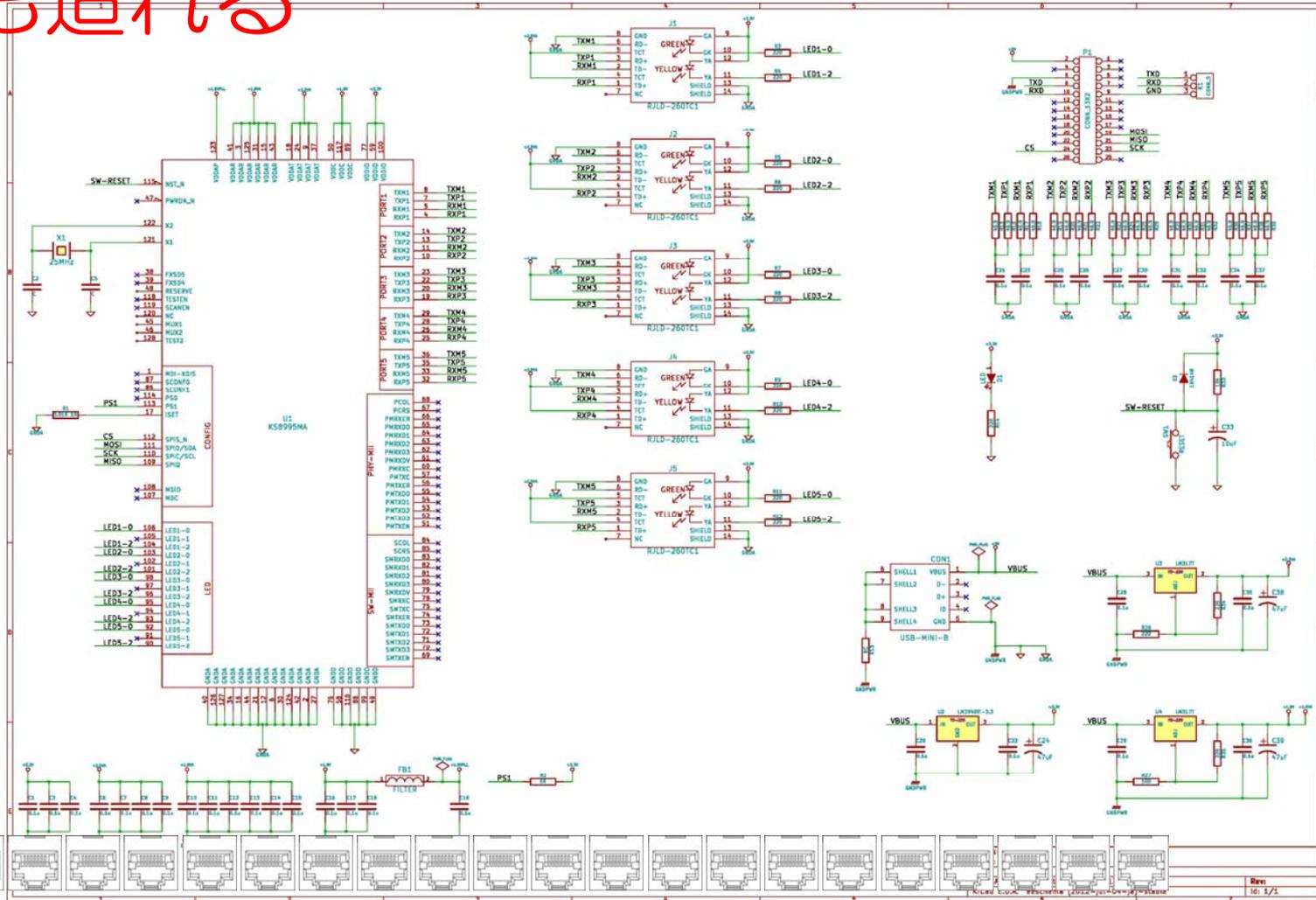
FSO, Frame Control, VLAN Tagging, Priority

KS8995MA



ハードウェア

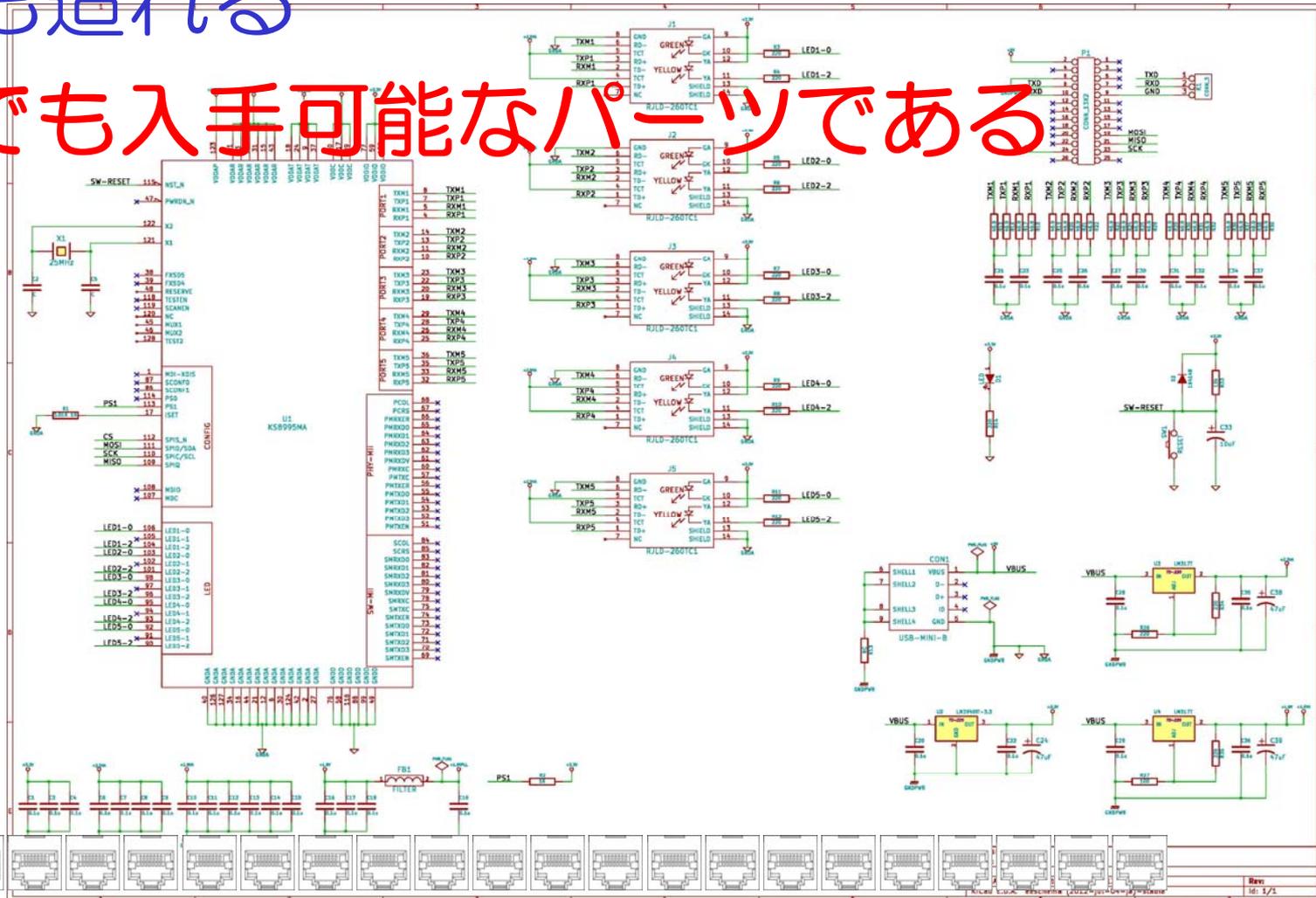
- 誰でも造れる



ハードウェア

- 誰でも造れる

— 誰でも入手可能なパーツである



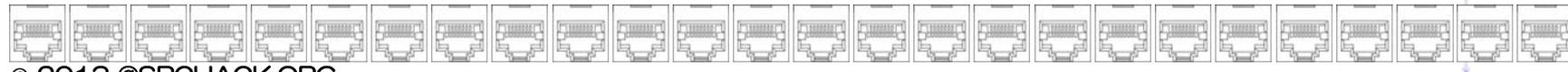
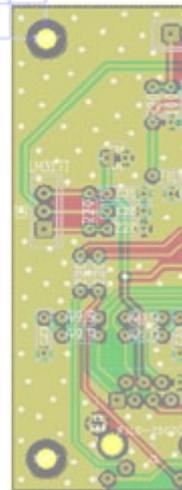
ハードウェア

- 誰でも造れる

– 秋葉原で入手可能なパーツを
中心に構成

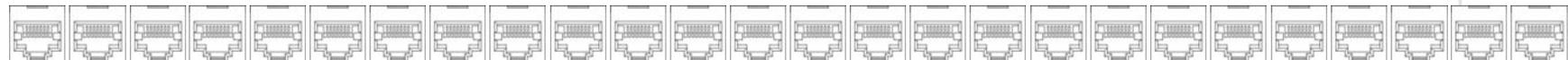
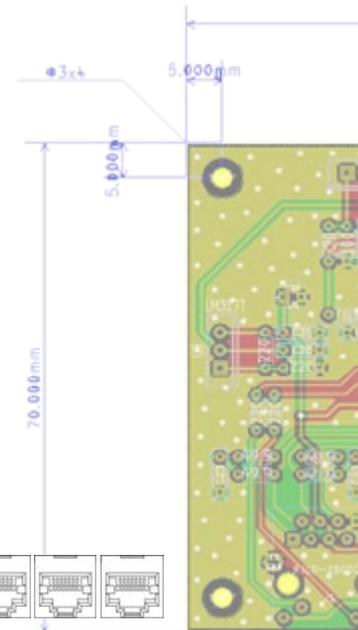


5,000µm



ハードウェア

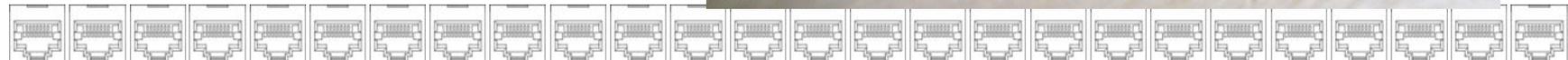
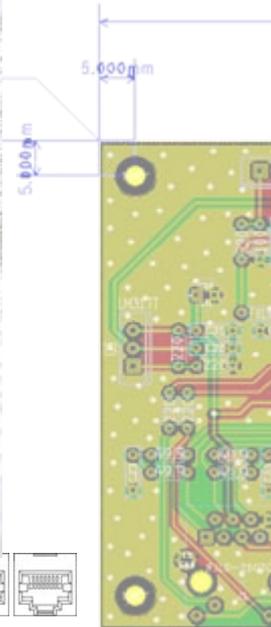
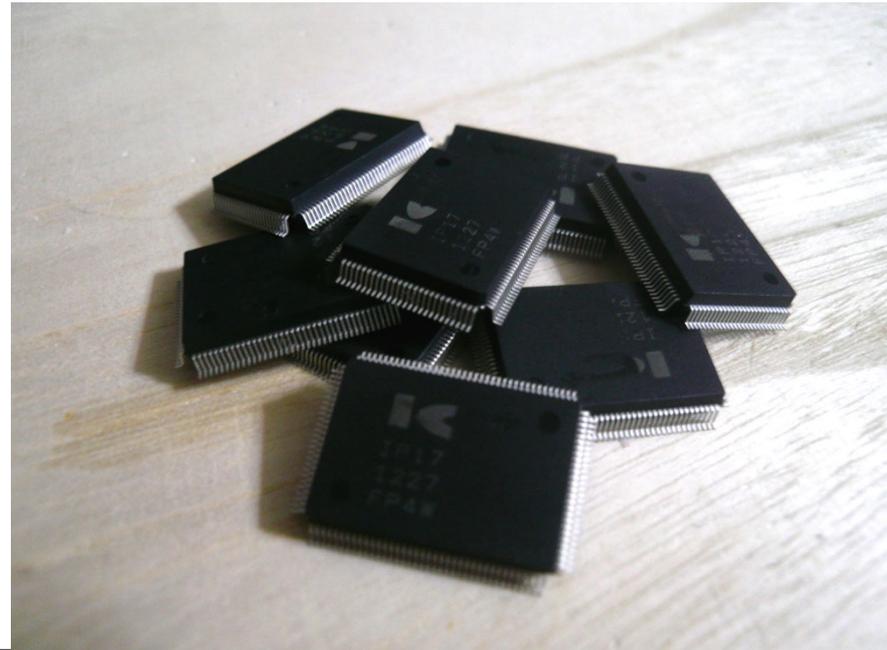
- 誰でも造れる
 - 手持ちの工具で造れる



ハードウェア

- 誰でも造れる

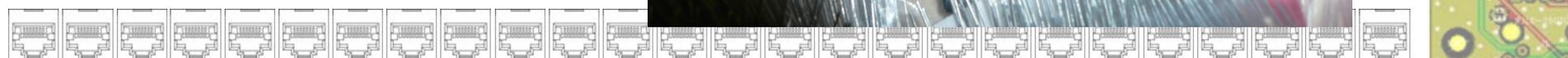
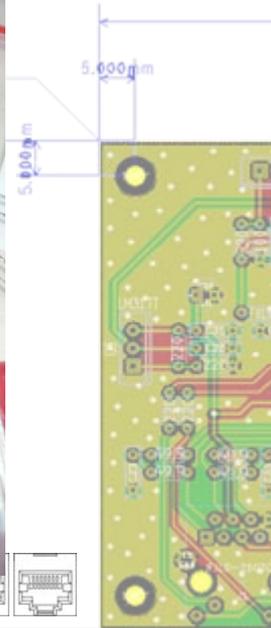
- 表面実装はQFPパッケージのみ



ハードウェア

- 誰でも造れる

- 表面実装はPQFPパッケージのみ
- 他はスルーホール部品を採用



ハードウェア

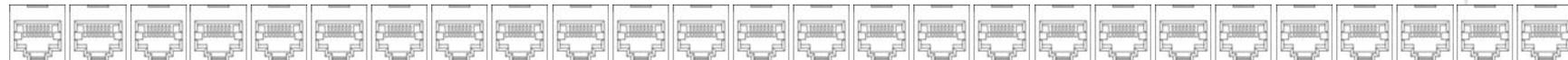
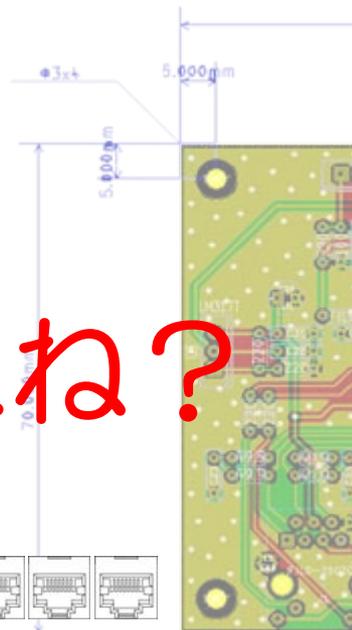
- 誰でも造れる

- 表面実装はPQFPパッケージのみ
- 他はスルーホール部品を採用



会場の皆様、

造れる気がしてきましたよね？



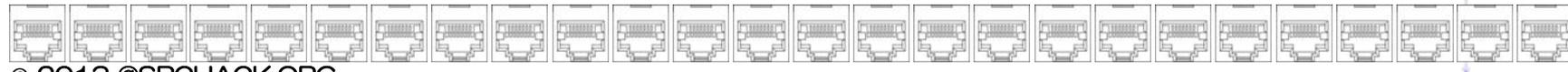
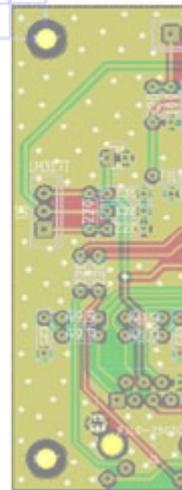
ハードウェア

- 誰でも造れる

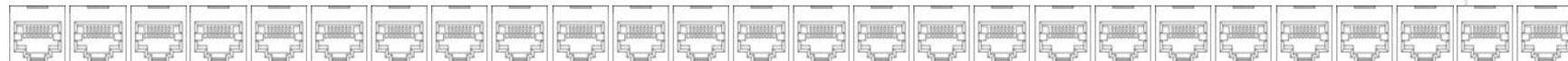
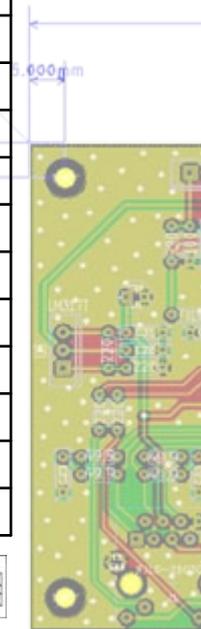
- さあ、部品を買いに行こう。



5,000µm

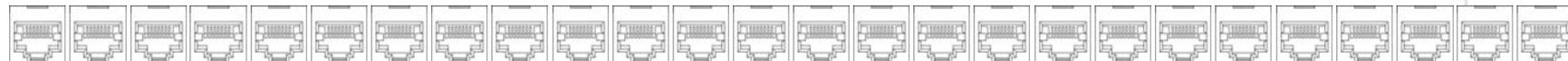


パーツ		数量
Micrel KSZ8995MA (PQFP-128)	チップ	1
水晶発信子 25MHz	水晶	1
3.01k 1%	抵抗	1
1k (小型1/4W)	抵抗	1
220 (小型1/4W)	抵抗	14
49.9 (小型1/4W) ※財布と相談し51でも可	抵抗	20
10k (小型1/4W)	抵抗	1
100 (小型1/4W)	抵抗	1
値は気持ちの問題かもしれない	インダクタ	1
22pF	セラコン	2
0.1uF	セラコン	33
10uF	電コン	1
47uF	電コン	3
1N4148	ダイオード	1
LED	LED	1
3pin端子	コネクタ	1
13x2コネクタ	コネクタ	1
ミニUSBコネクタ(B)[MU5F-21]	コネクタ	1
パルストランス内蔵RJ45ジャック[RJLD260TC1]	コネクタ	5
タクトスイッチ (RESET)	スイッチ	1
LM317T	三端レギュレータ	2
LM3940IT-3.3	三端レギュレータ	1
Raspberry Pi (B-Type)	その他	1
13x2フラットケーブル (Raspberry Pi接続用)	その他	1



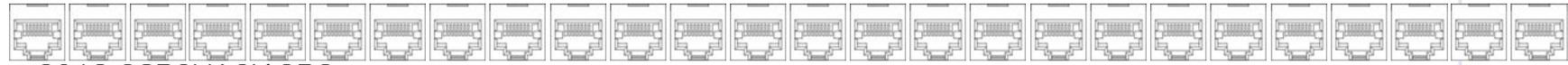
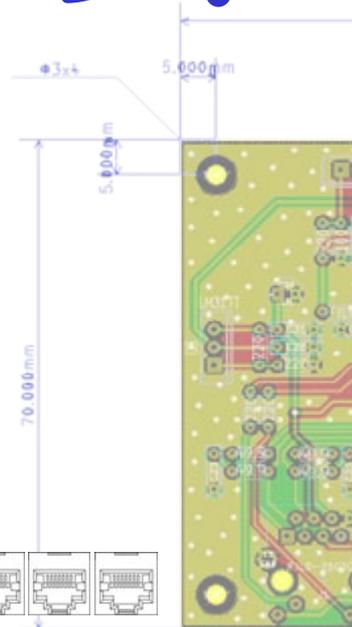
パーツ		数量
Micrel KSZ8995MA (PQFP-128)	チップ	1
水晶発信子 25MHz	水晶	1
3.01k 1%	抵抗	1
1k (小型1/4W)	抵抗	1
220 (小型1/4W)	抵抗	14
49.9 (小型1/4W) ※財布と相談し51でも可	抵抗	20
10k (小型1/4W)	抵抗	1
100 (小型1/4W)	抵抗	1
値は気持ちの問題かもしれない	インダクタ	1
22pF	セラコン	2
0.1uF		33
10uF		1
47uF		3
1N4148		1
LED		1
3pin端子	コネクタ	1
13x2コネクタ	コネクタ	1
ミニUSBコネクタ(B)[MU5F-21]	コネクタ	1
パルストランス内蔵RJ45ジャック[RJLD260TC1]	コネクタ	5
タクトスイッチ (RESET)	スイッチ	1
LM317T	三端レギュレータ	2
LM3940IT-3.3	三端レギュレータ	1
Raspberry Pi (B-Type)	その他	1
13x2フラットケーブル (Raspberry Pi接続用)	その他	1

4,000円〜



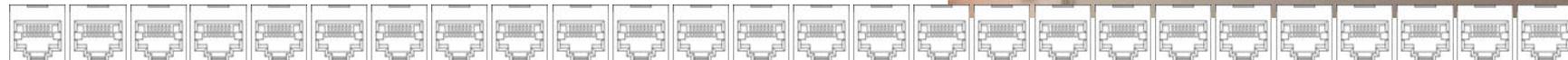
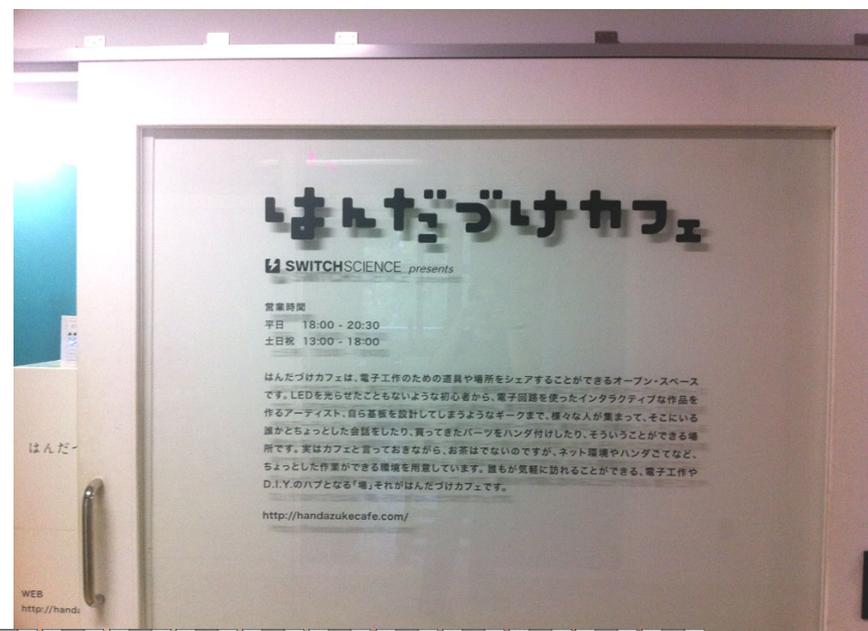
ハードウェア

本当に誰でも造れるの？



ハードウェア

- 誰でも造れる を実証
 - 6/1 (土) はんだづけカフェにて
 - 3名が被験者(作成協力)に



ハードウェア

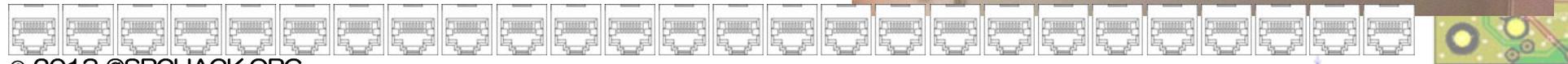
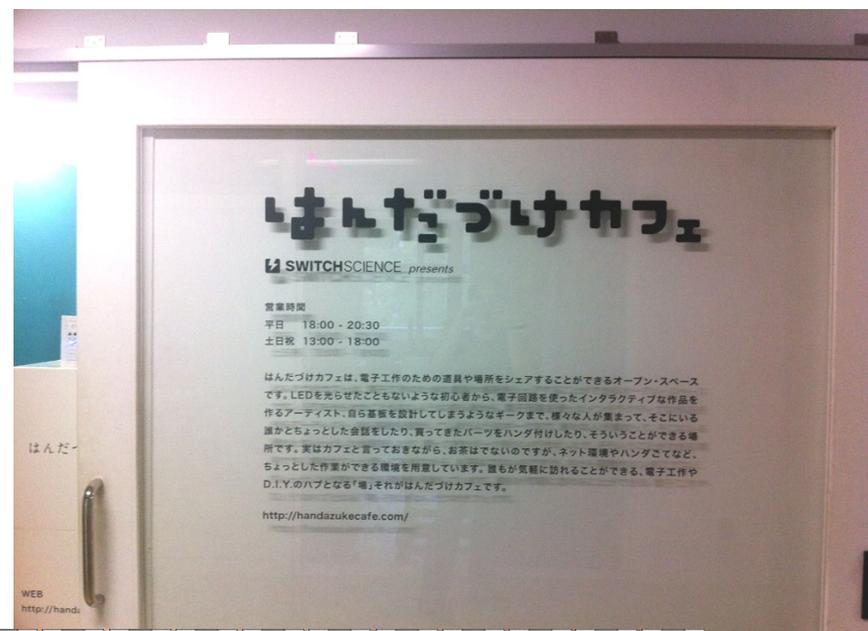
- 誰でも造れる を実証

-6/1(土)はんだづけカフェにて
3名が被験者(作成協力)に

結果：75%

※現時点製造者4名

板数で見ると、成功率88.8%

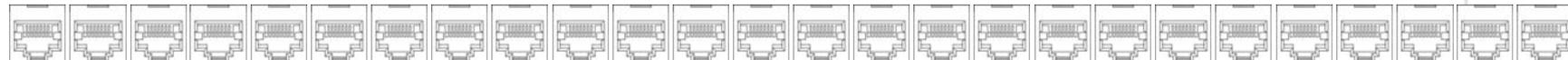
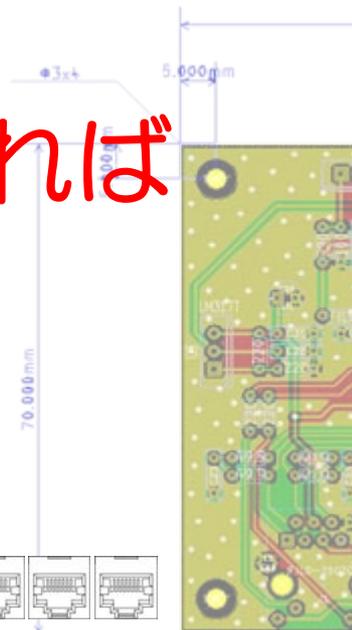


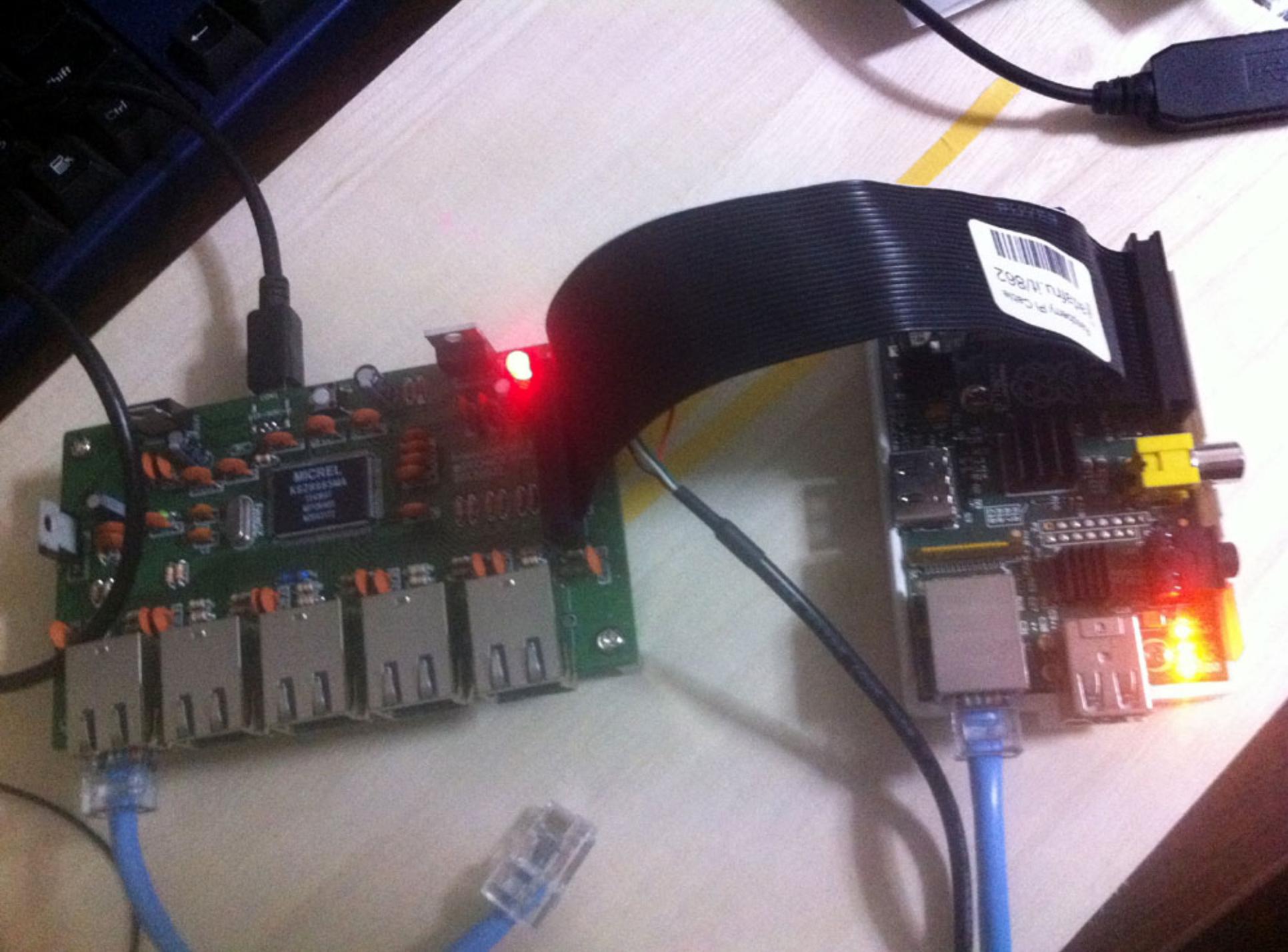
ハードウェア

- 誰でも造れる を実証
 - 被験者曰くQFP以外は楽勝。



QFPパッケージのはんだが出来れば
誰でも造れる



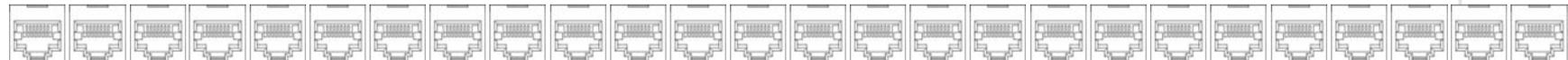
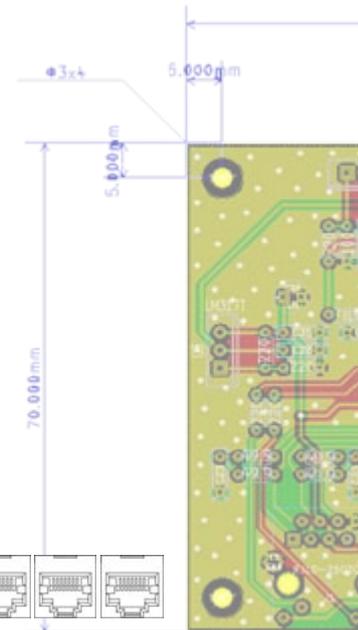


MICREL
K87003MA
17V001
MICREL
K87003MA

Barcode label with text: 298/N/1/862

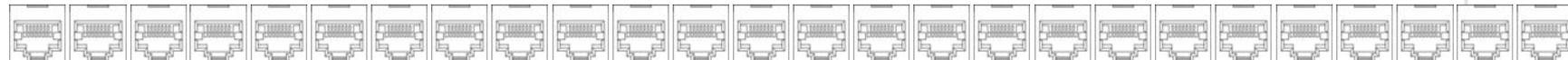
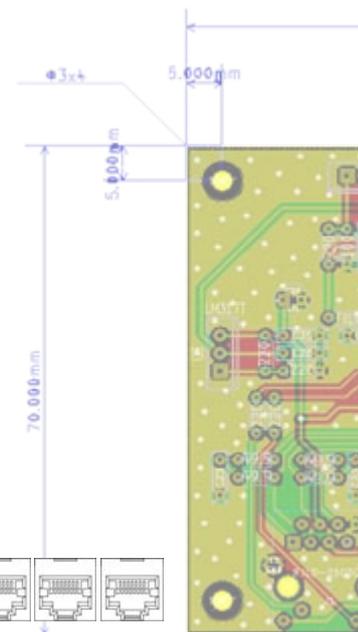
ハードウェア

- みんな自作PCとかするよね？
 - 自作サーバとかするよね？



ハードウェア

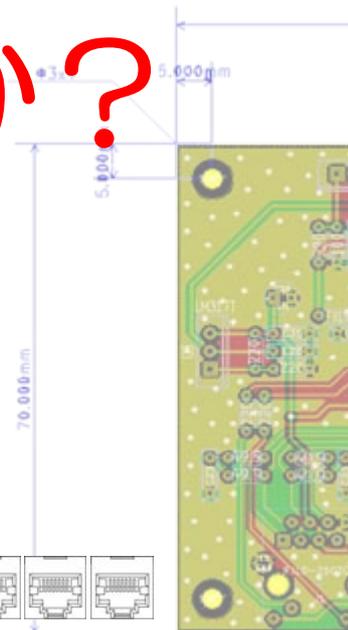
- みんな自作PCとかするよね？
 - 自作サーバとかするよね？
 - もう飽きてませんか？



ハードウェア

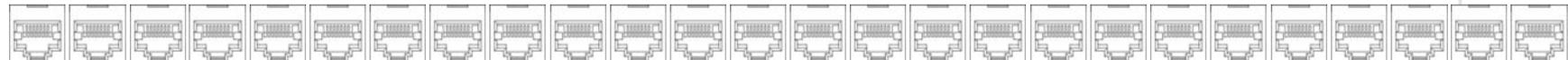
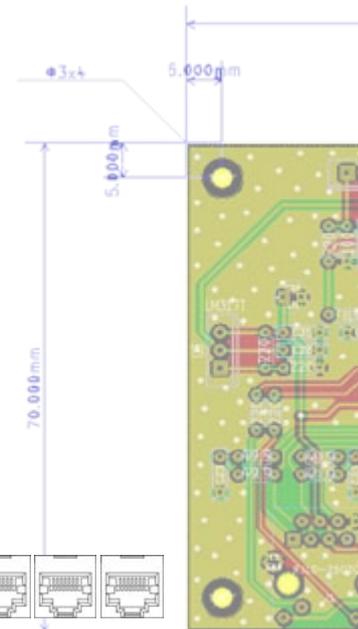
- みんな自作PCとかするよね？
 - 自作サーバとかするよね？
 - もう飽きてませんか？

自作スイッチはどうですか？



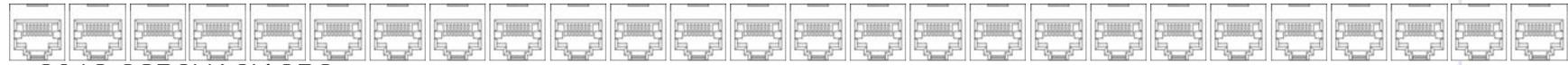
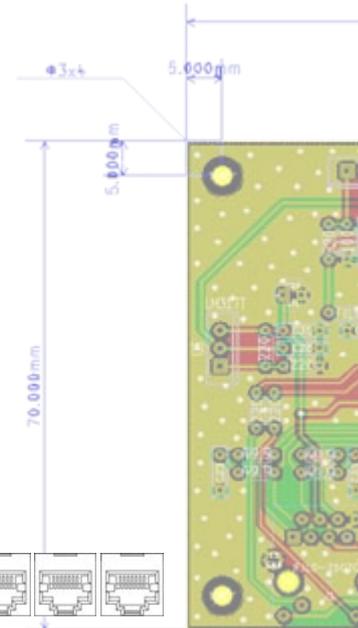
ハードウェア

自作スイッチ
アリですね？



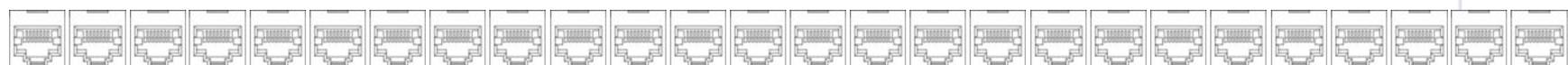
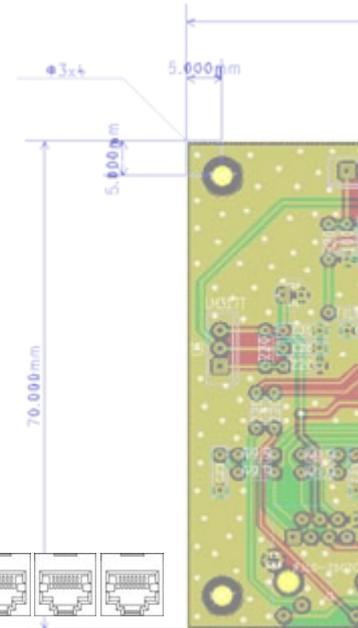
ハードウェア

- 自作スイッチ造りました。



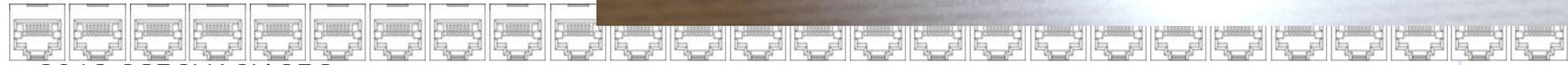
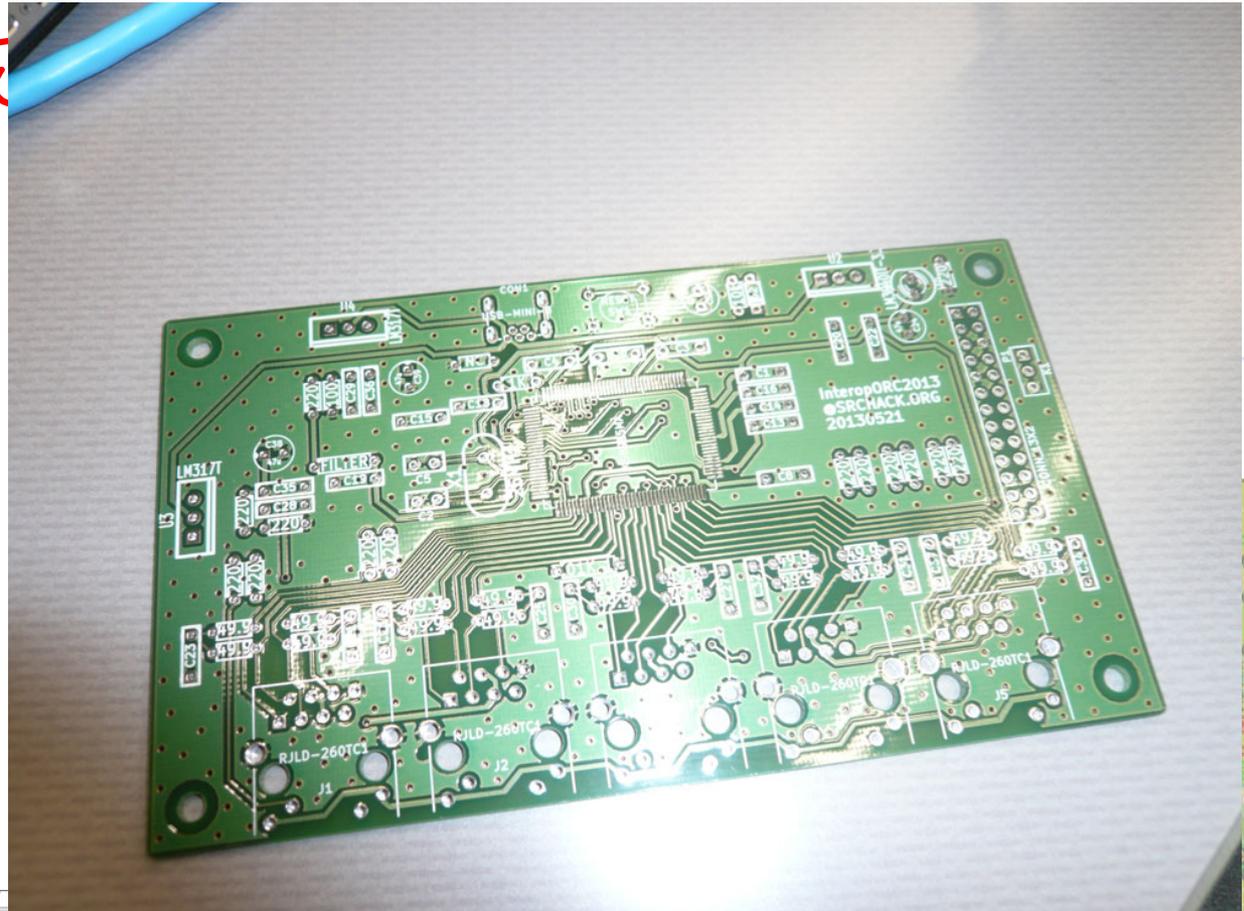
ハードウェア

- 自作スイッチ造りました。
 - 基板も造りました。



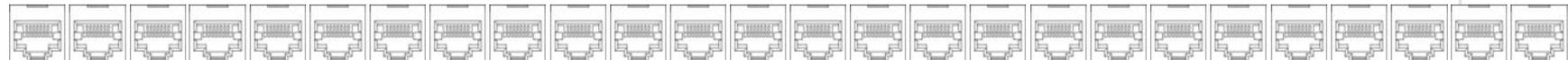
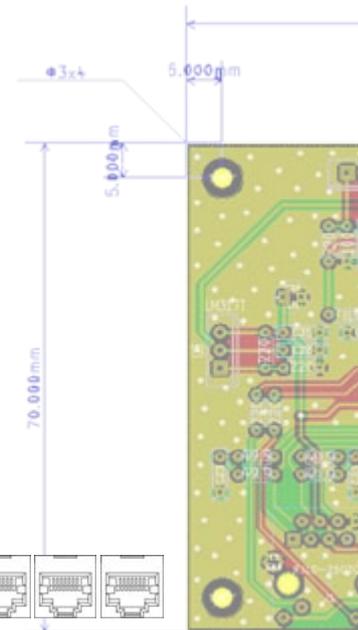
ハードウェア

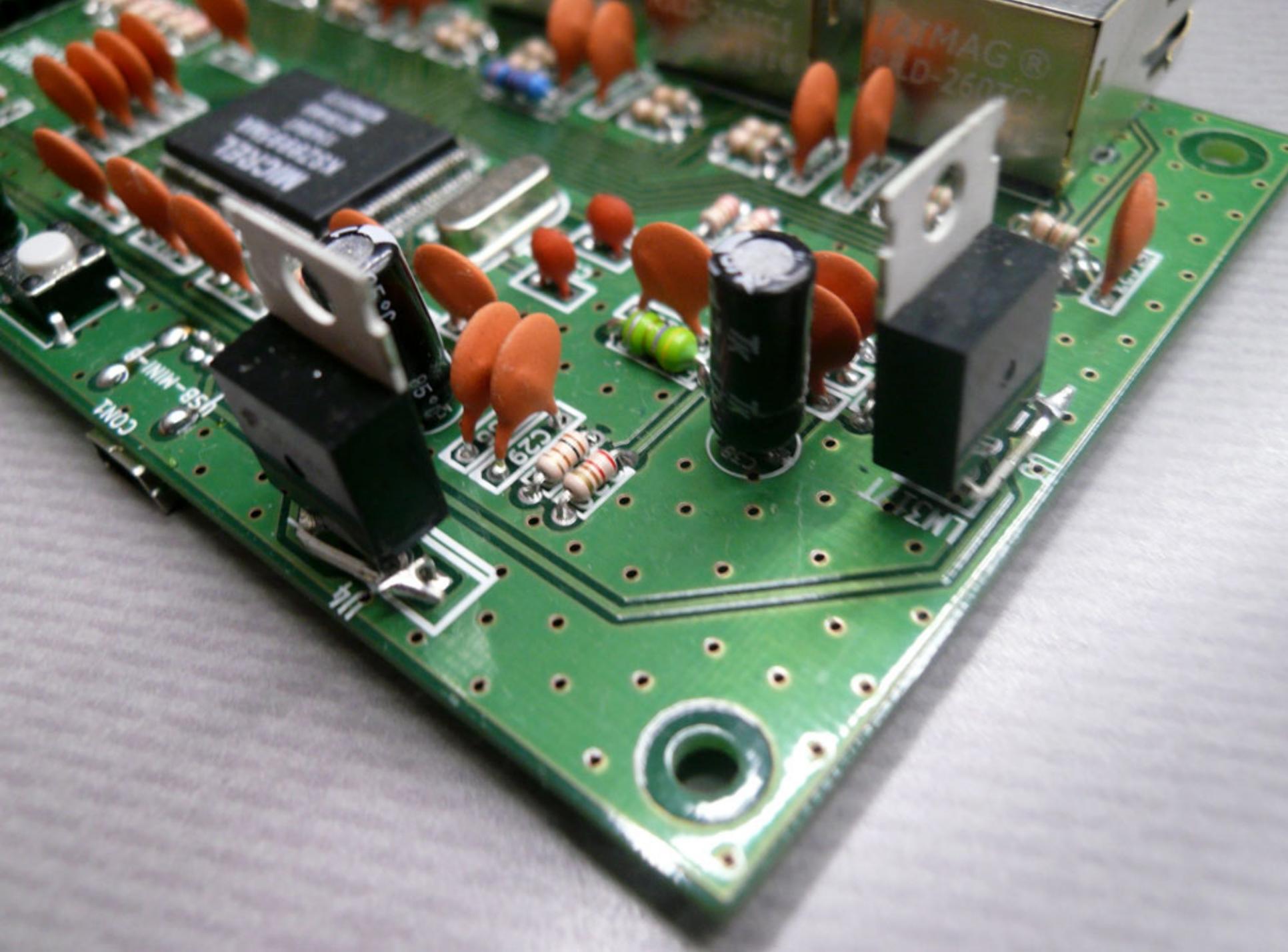
- 自作スイッチ造りました。
 - 基板も起



ハードウェア

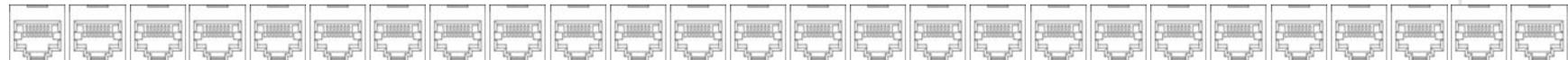
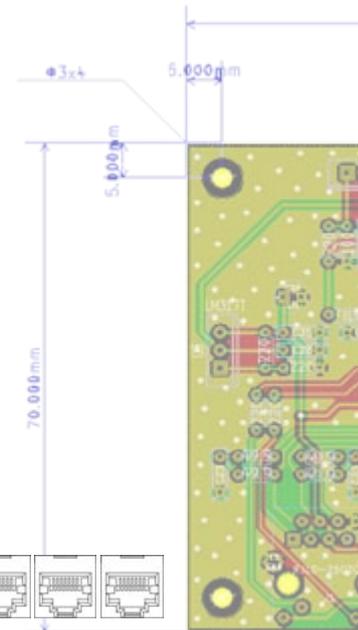
- でも回路ミスってましたw
-20130521版





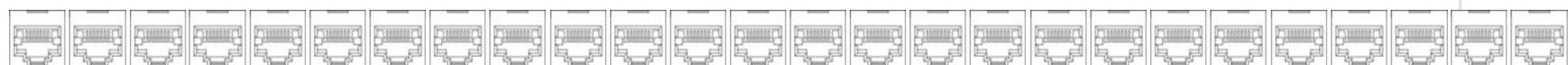
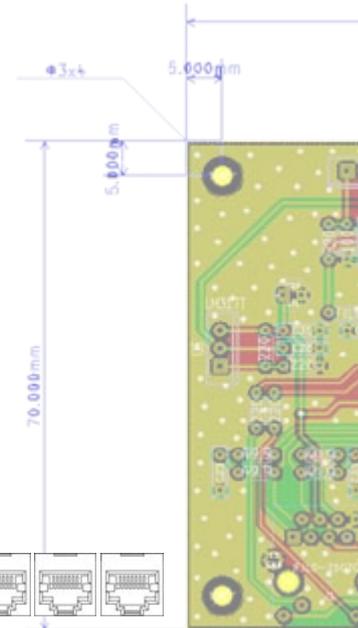
ハードウェア

- 修正した基板造りました
-20130529版



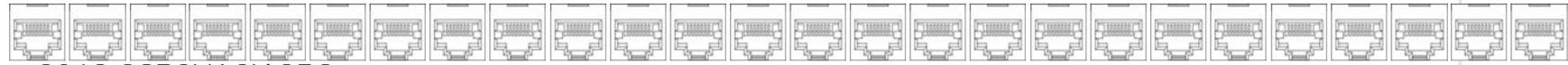
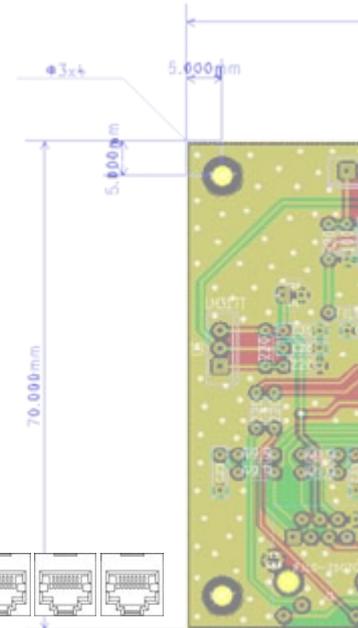
ハードウェア

- 赤いですが
- 3倍速い訳ではありません。



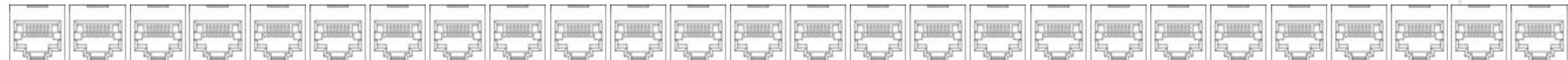
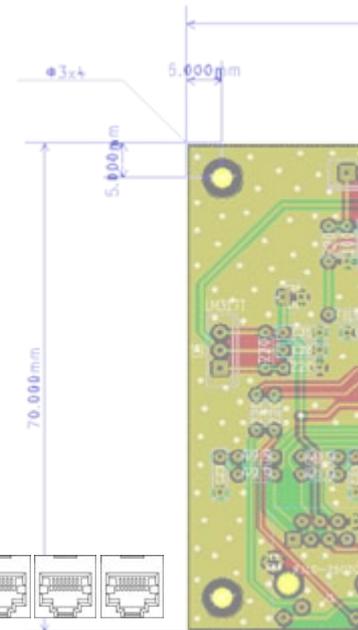
ハードウェア

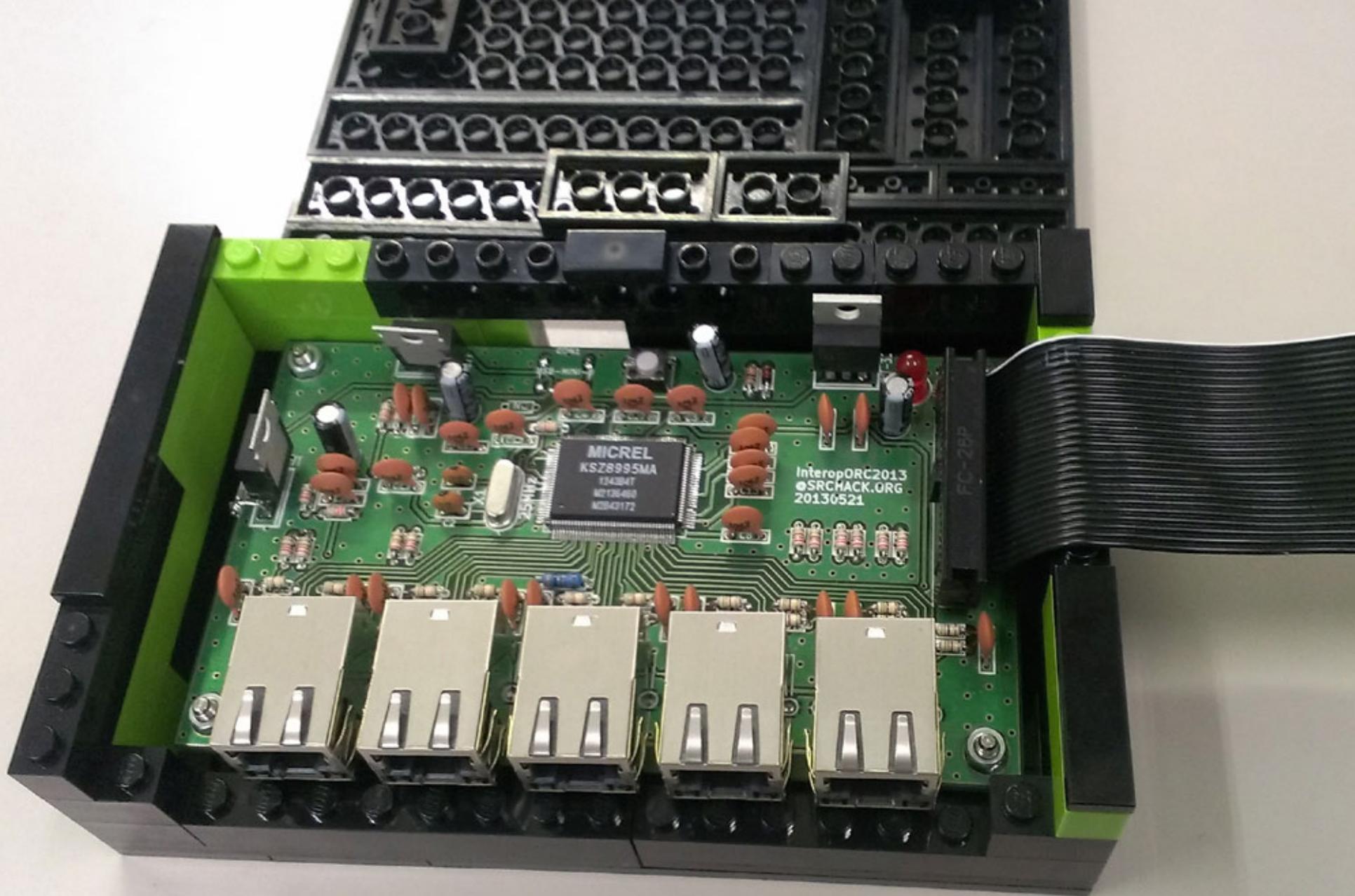
どうでもいいですね。



ハードウェア

- ずっと板って言ってましたが
-6/6(木) 箱が誕生しました





MICREL
KSZ8995MA
134204T
M2136-660
M2042172

InteropORC2013
@SRCHACK.ORG
20130521

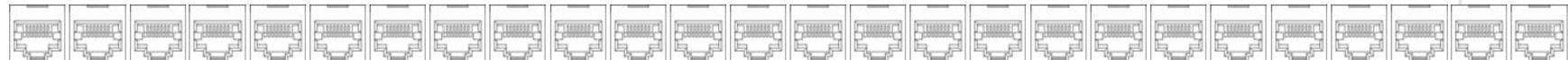
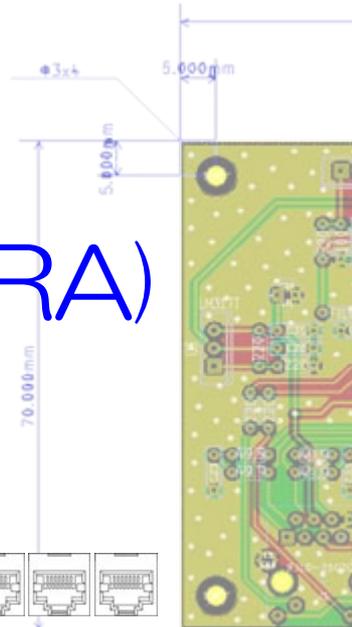
FC-700

ハードウェア

- 名前は

「hanare」

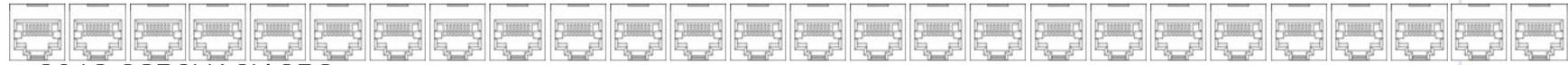
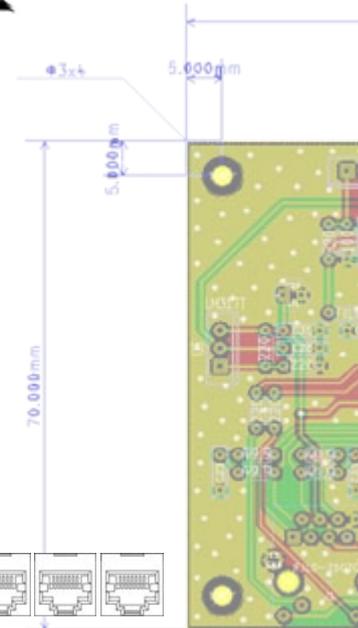
- Build by
@keikakomura (Keika KOMURA)



手はんだで造る

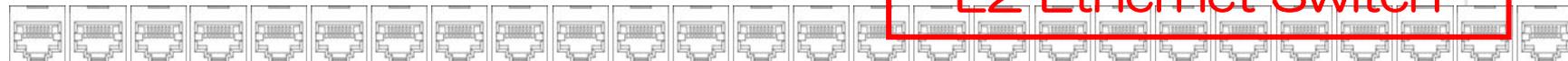
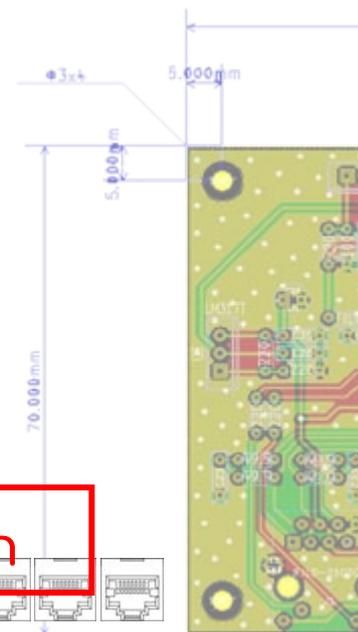
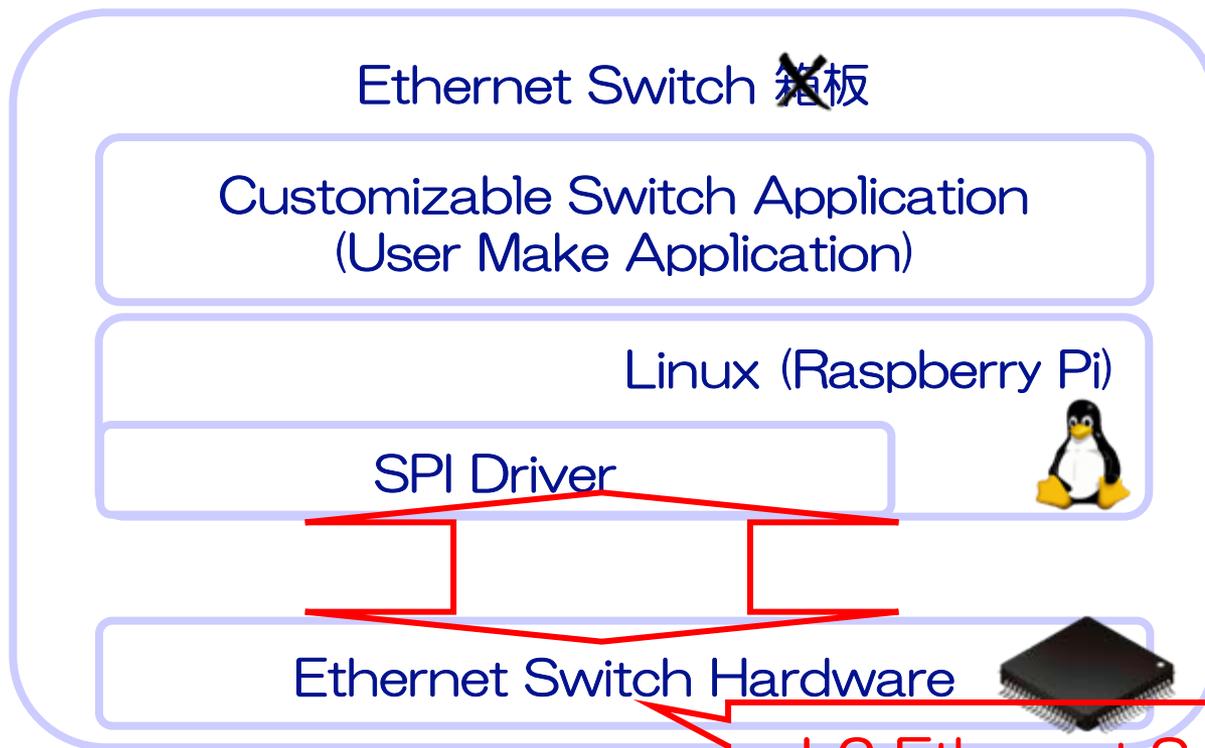
Ethernetスイッチ箱~~板~~

ソフトウェア実装



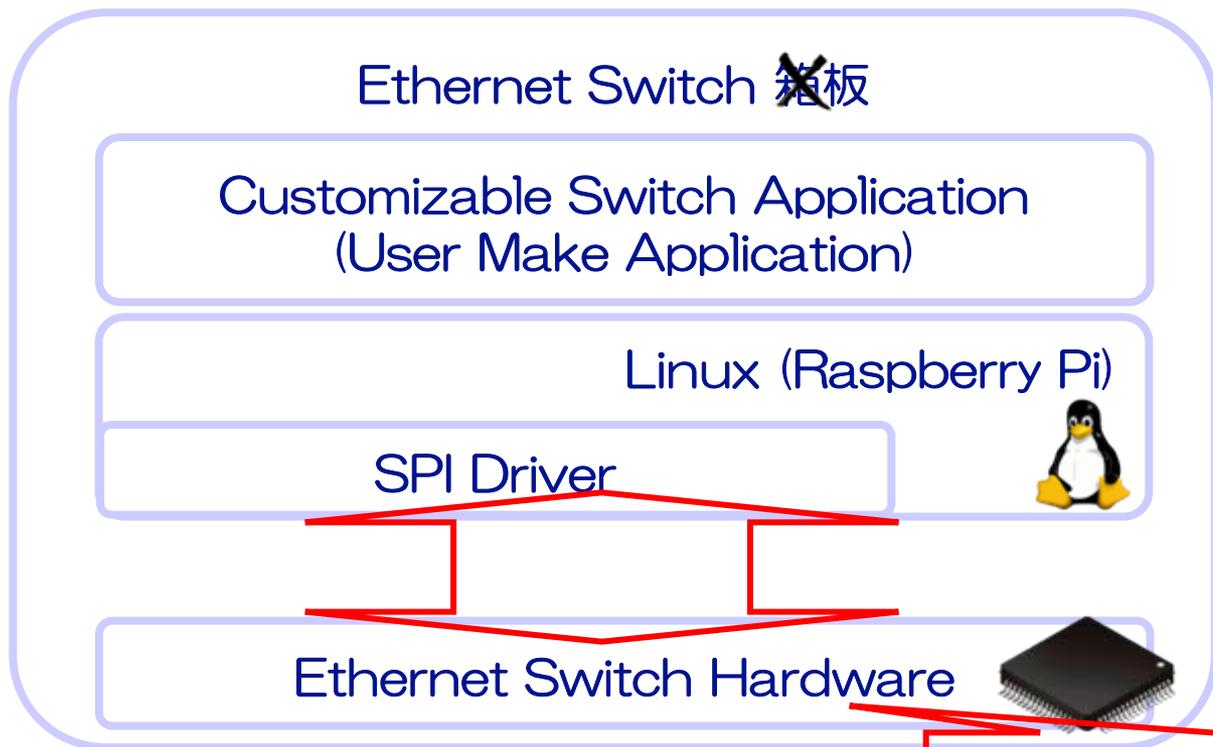
ソフトウェア

- L2チップの制御にはSPIでチップ内レジスタを書き換える事で操作。

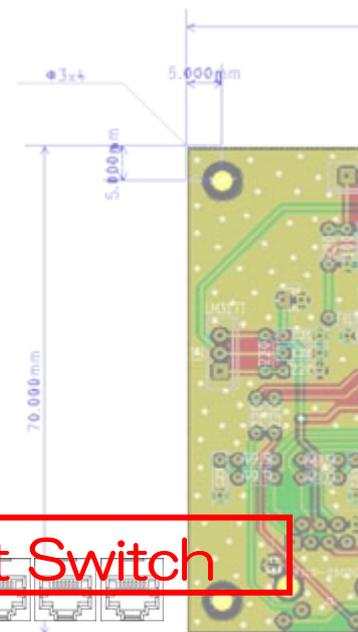


ソフトウェア

- 技術審査会の中には、ドライバしかないなので操作はユーザが頑張る状態



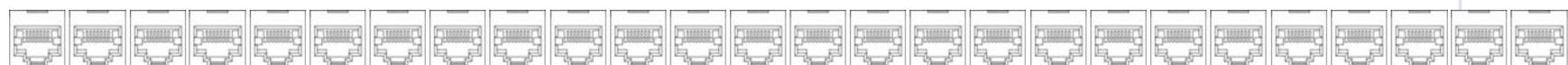
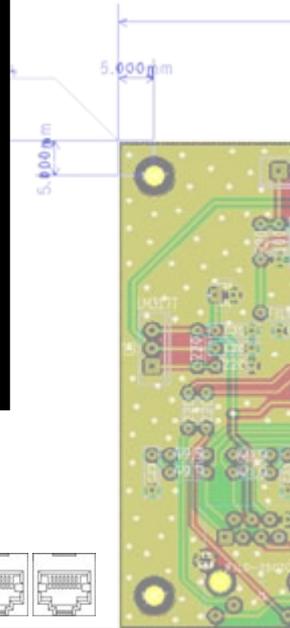
L2 Ethernet Switch



ソフトウェア

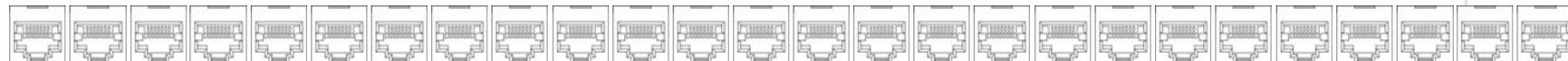
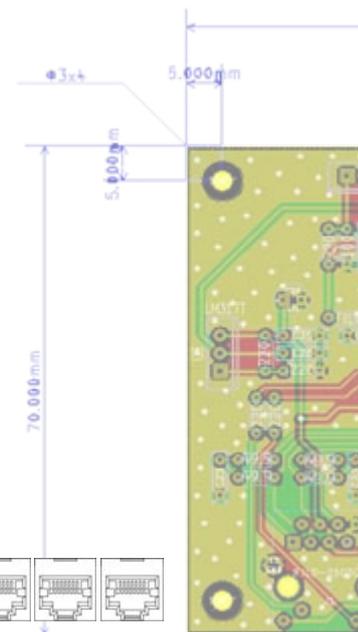
- 昨日夜な夜なコマンド用意しました。
- これでL2操作が簡単にできますっ。

```
switch>
```



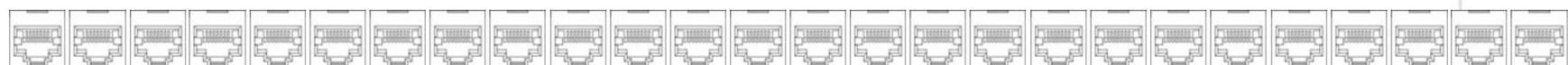
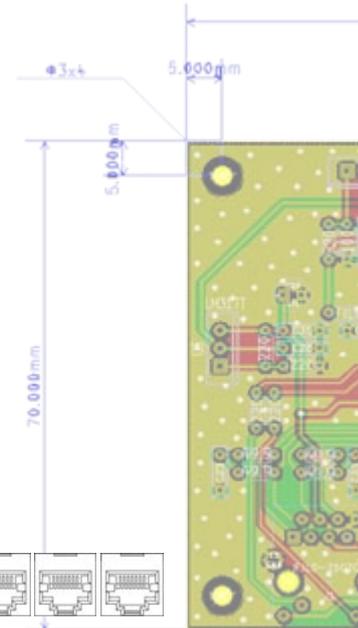
ソフトウェア

- 用意されたコマンドは



ソフトウェア

- 用意されたコマンドは
 - help
 - start
 - stop
 - write
 - read
 - status
 - quit

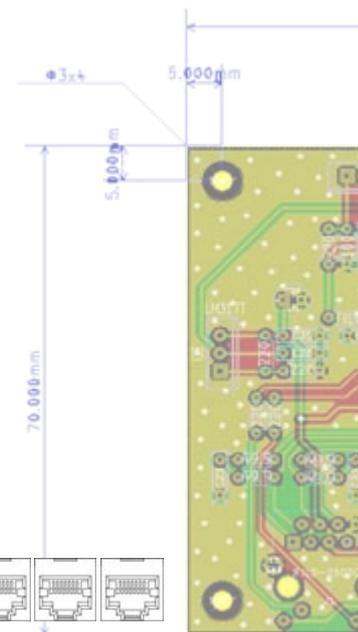


ソフトウェア

- 用意されたコマンドは

- help
- start
- stop
- write
- read
- status
- quit

エッ？

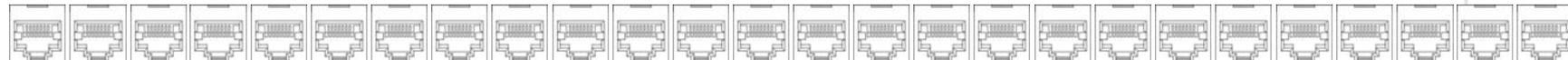
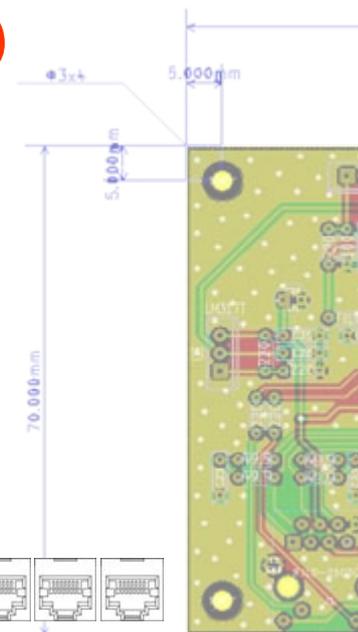


ソフトウェア

- 用意されたコマンドは

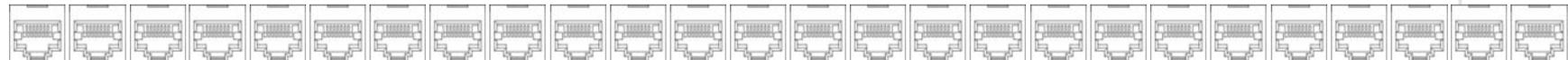
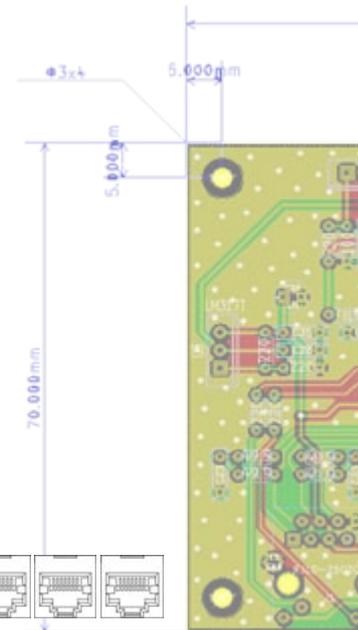
- help
- start
- stop
- write
- read
- status
- quit

エッ?
これだけ?



ソフトウェア

- コマンド少ないですが、
制限なんてありませんっ！

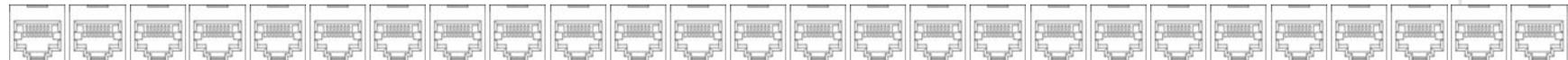
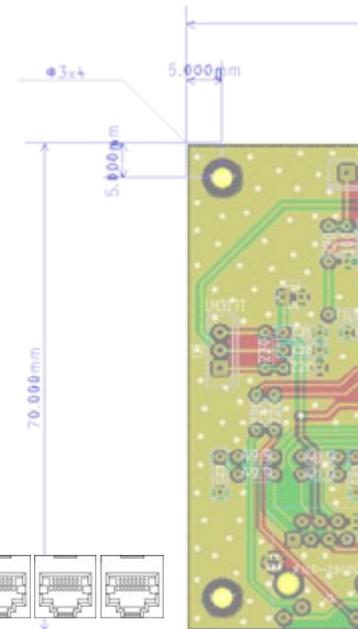


ソフトウェア

- コマンドが少ないですが、
制限なんてありませんっ！

– すべてを満たす万能コマンド

- write <address> <data>
- read <address>



ソフトウェア

- あとはデータシートを隅から隅まで読むだけ



KS8995MA

Integrated 5-Port 10/100 Managed Switch

Rev 2.4

General Description

The KS8995MA is a highly integrated Layer 2 managed switch with an optimized bill of materials (BOM) cost for low port count, cost-sensitive 10/100Mbps switch systems. It also provides an extensive feature set such as tag/port-based VLAN, quality of service (QoS) priority, management, MIB counters, dual MII interfaces and CPU control/data interfaces to effectively address both current and emerging Fast Ethernet applications.

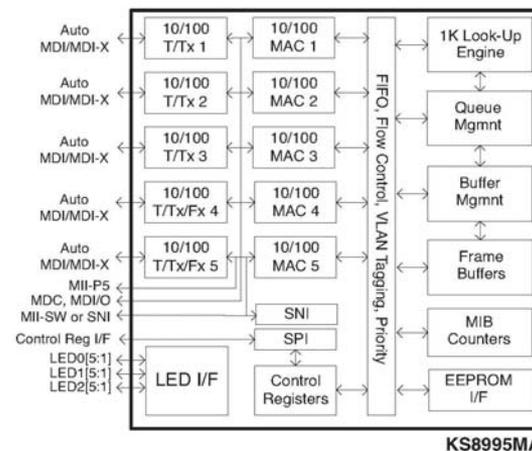
The KS8995MA contains five 10/100 transceivers with patented, red-silicon, low-power technology, five media access control (MAC) units, a high-speed, non-blocking switch fabric, a dedicated address lookup engine, and an on-chip frame buffer memory.

All PHY units support 10BASE-T and 100BASE-TX. In addition, two of the PHY units support 100BASE-FX (ports 4 and 5).

Features

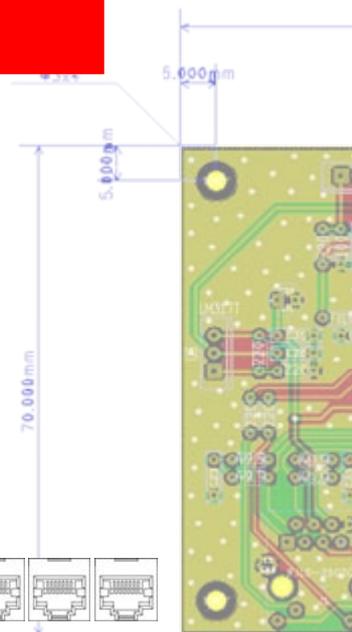
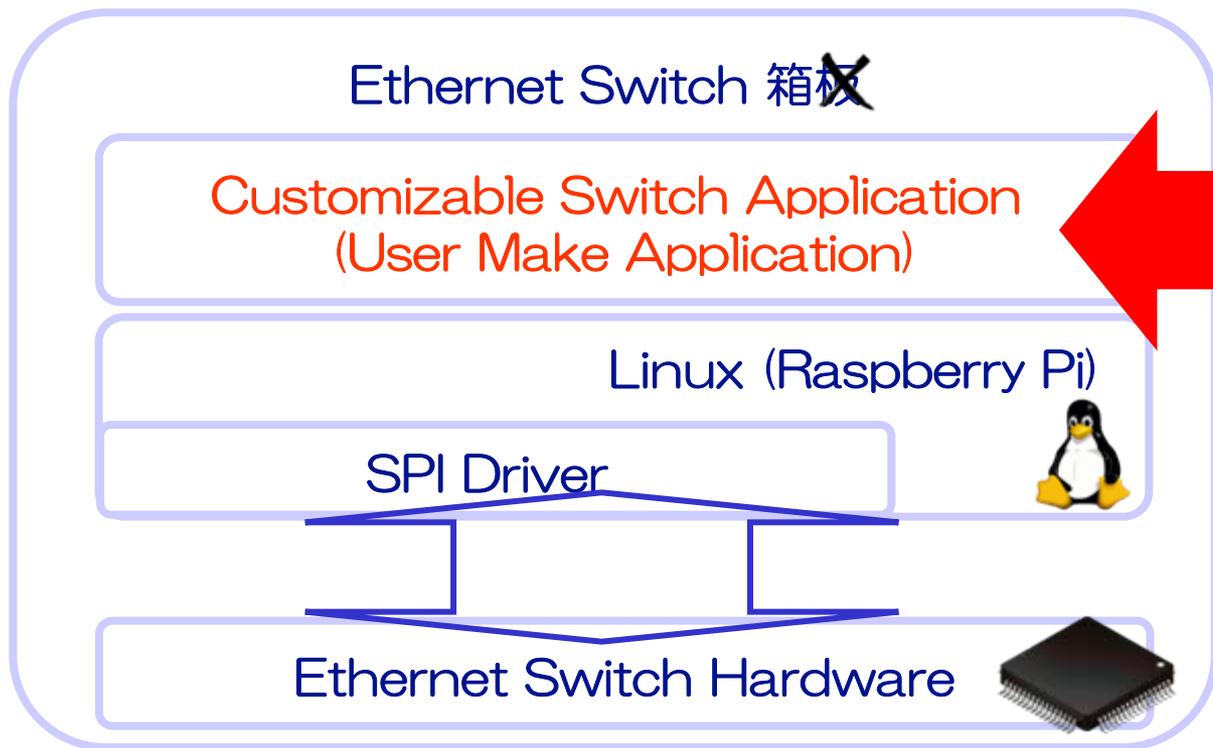
- Integrated switch with five MACs and five Fast Ethernet transceivers fully compliant to IEEE 802.3u standard
- Shared memory based switch fabric with fully non-blocking configuration
- 1.4Gbps high-performance memory bandwidth
- 10BASE-T, 100BASE-TX, and 100BASE-FX modes (FX in ports 4 and 5)
- Dual MII configuration: MII-Switch (MAC or PHY mode MII) and MII-P5 (PHY mode MII)
- IEEE 802.1q tag-based VLAN (16 VLANs, full-range VID) for DMZ port, WAN/LAN separation or inter-VLAN switch links
- VLAN ID tag/untag options, per-port basis
- Programmable rate limiting 0Mbps to 100Mbps, ingress and egress port, rate options for high and low priority, per-port basis in 32Kbps increments
- Flow control or drop packet rate limiting (ingress port)
- Integrated MIB counters for fully compliant statistics gathering, 34 MIB counters per port

Functional Diagram



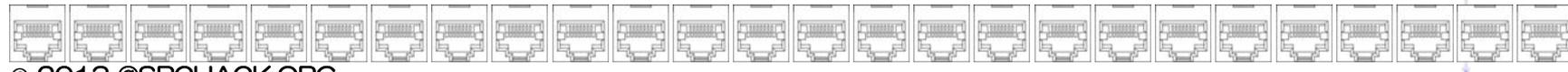
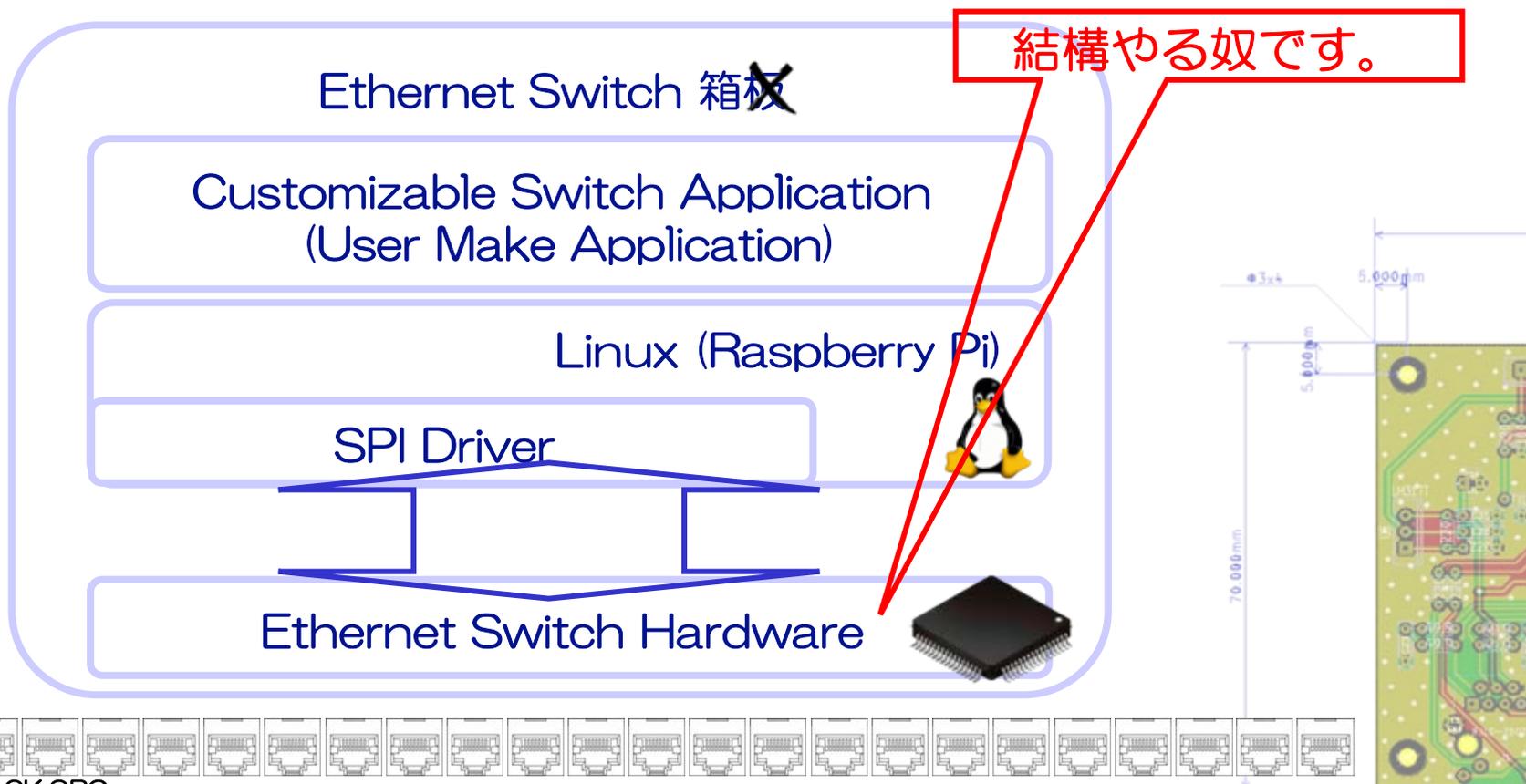
ソフトウェア

- 欲しいコマンドは
どんどん作っちゃってください。



ソフトウェア

- なぜか技術審査会で盛り上がった Mirror 対応。

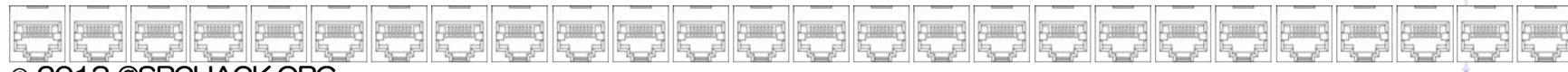
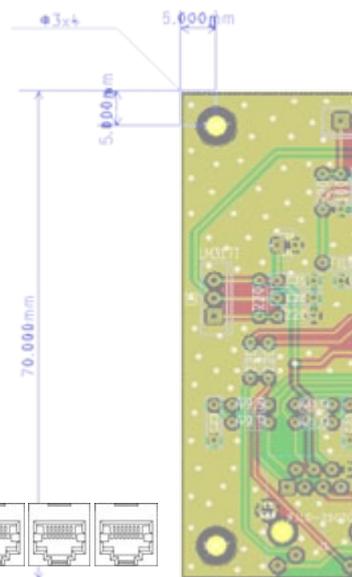
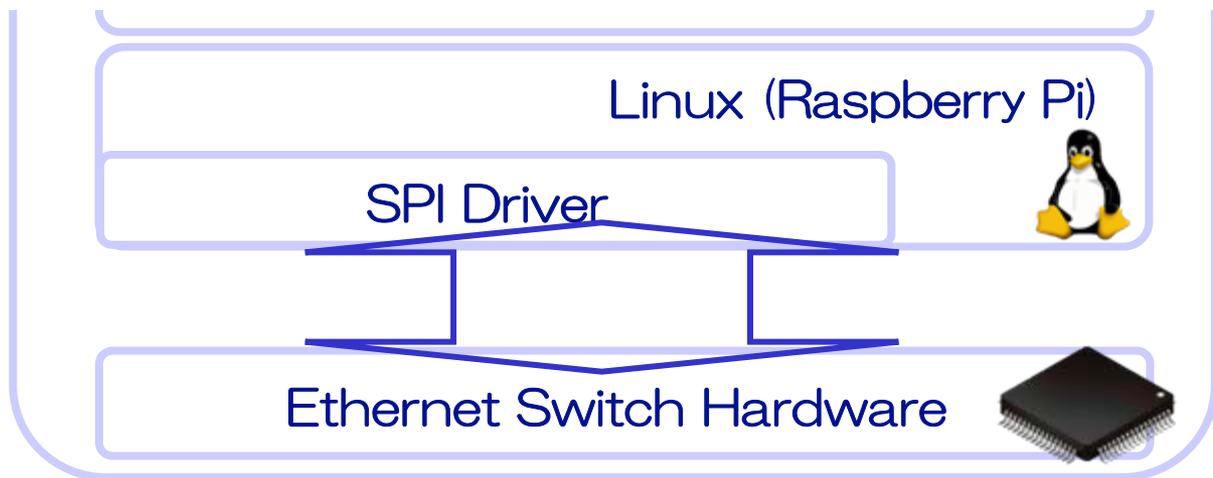


ソフトウェア

- なぜか技術審査会で盛り上がった Mirror 対応。

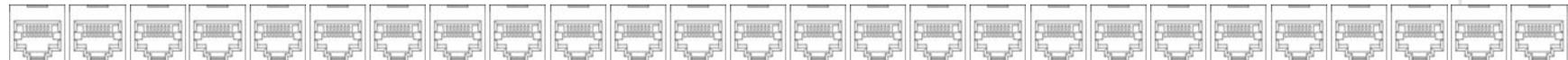
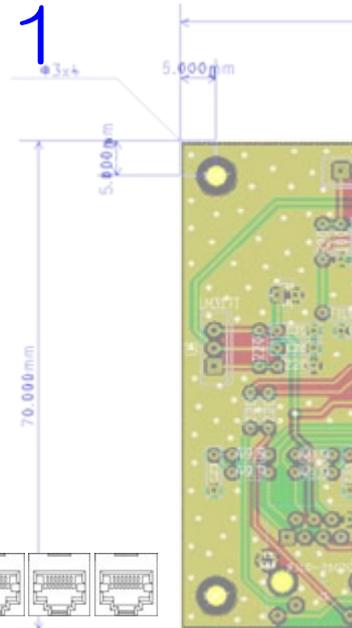
Ethernet Switch 箱板~~X~~

具体的にどうやって設定する？



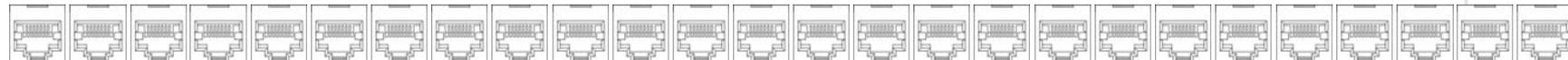
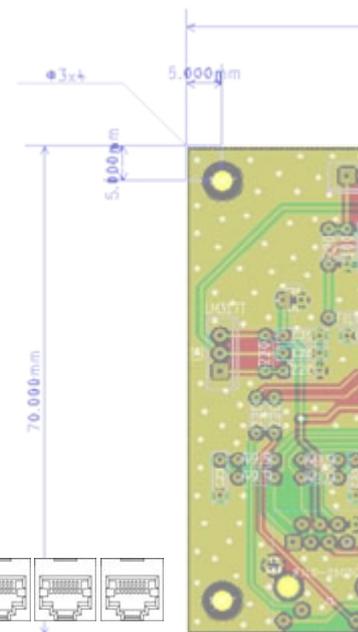
ソフトウェア

- 使うレジストリは
 - Register 5 (0x05): Global Control 3
 - bit0 : Sniff Mode Select
 - Register 17 (0x11): Port 1 Control 1
 - bit7 : Sniffer Port
 - bit6 : Receive Sniff
 - bit5 : Transmit Sniff



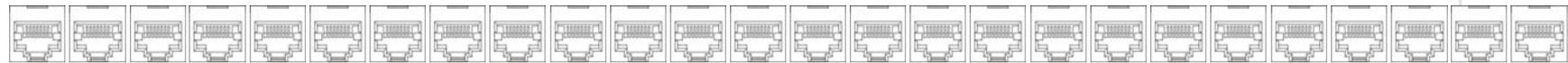
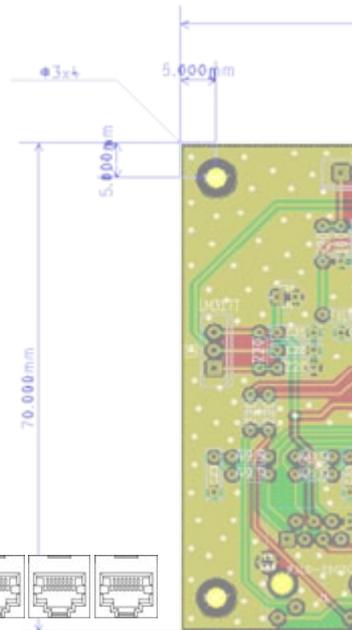
ソフトウェア

なんだ、ただのL2スイッチか



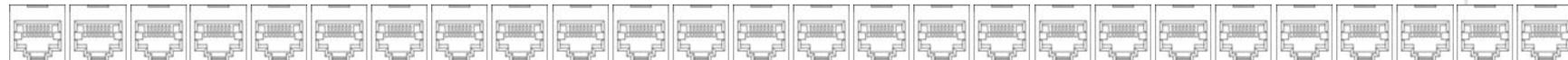
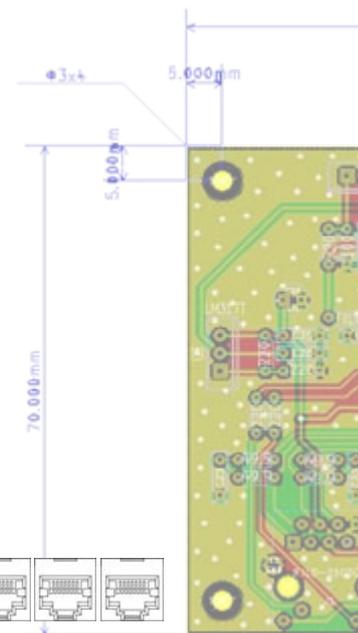
ソフトウェア

L3しゃべれないスイッチは
ただのスイッチだ！



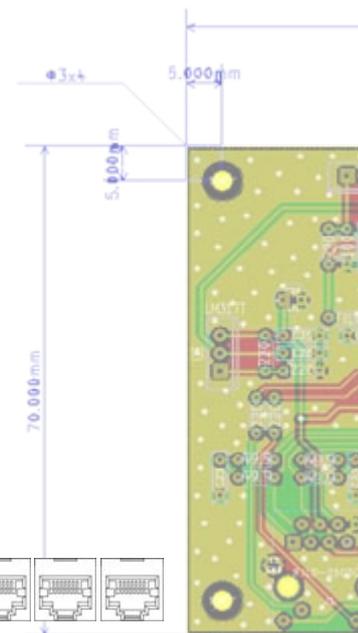
ソフトウェア

あなたの期待を裏切ります



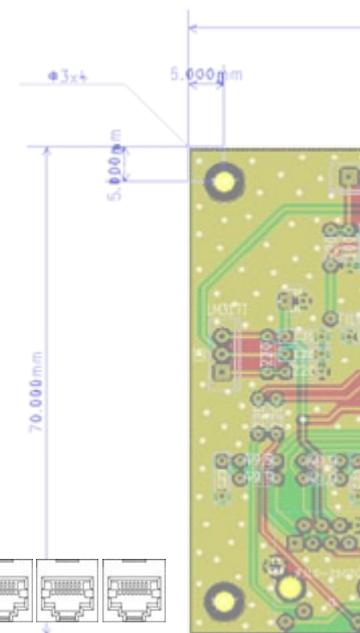
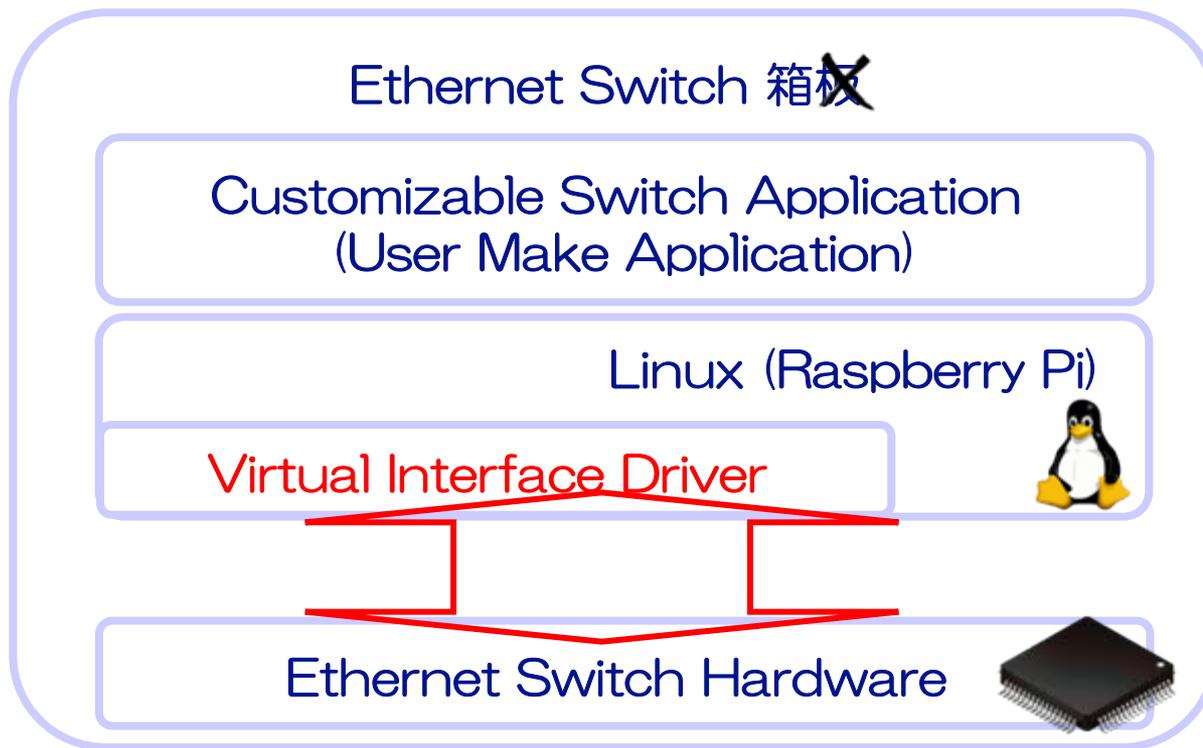
ソフトウェア

仮想L3スイッチドライバ



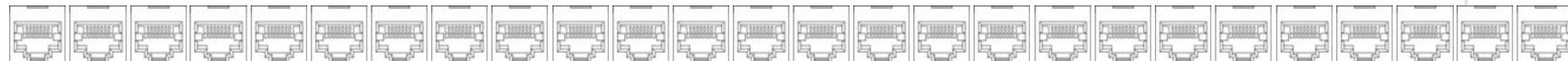
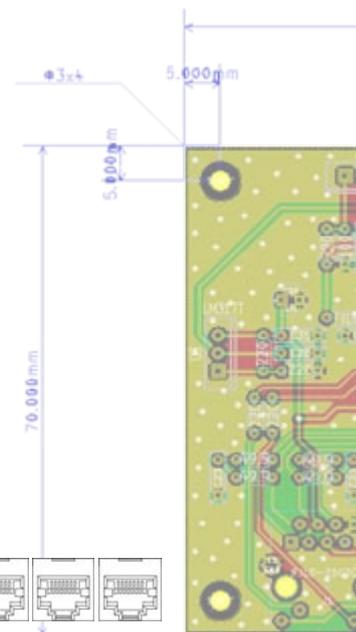
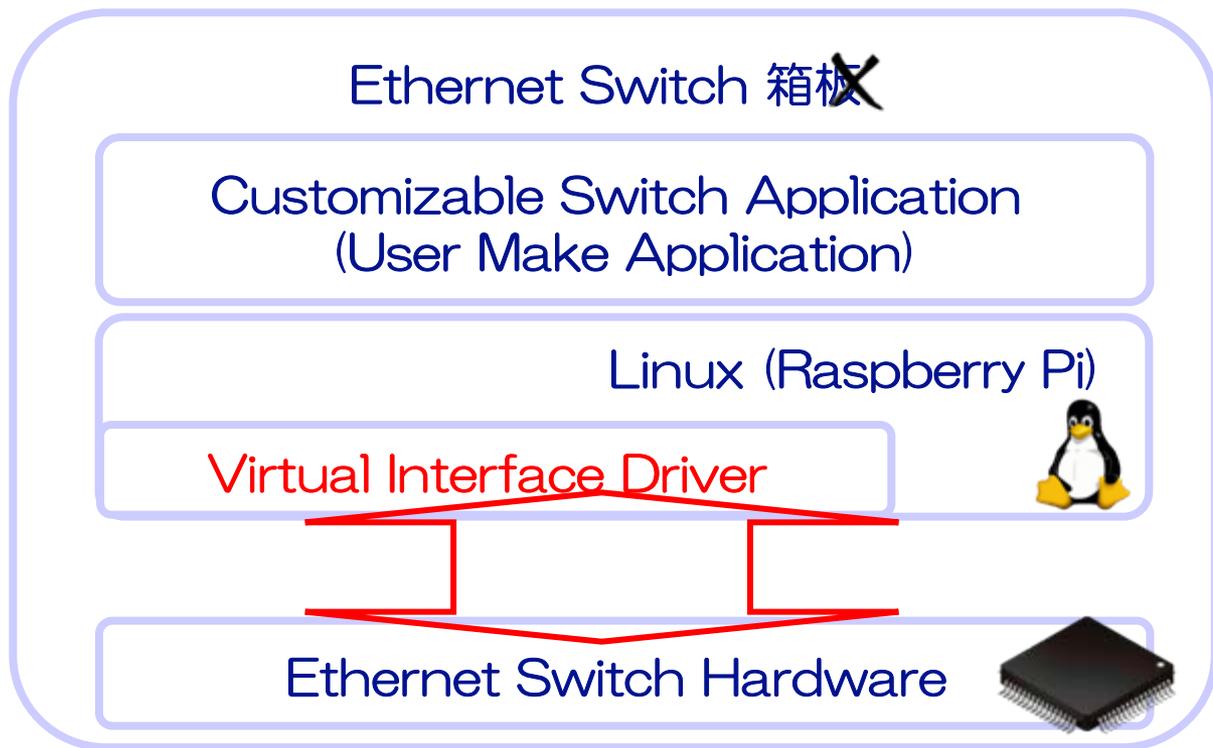
ソフトウェア

- L3実現に向けてドライバ開発



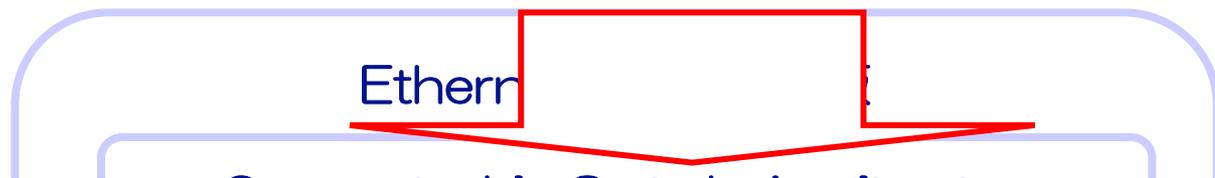
ソフトウェア

- ドライバレベルで仮想NICとする事でハードを意識すること無く利用する

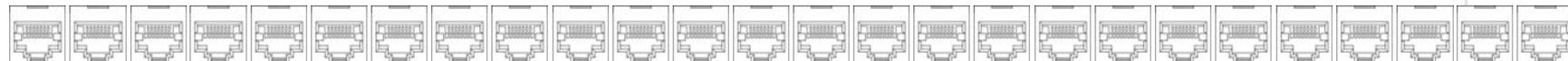


ソフトウェア

- ドライバレベルで仮想NICとする事でハードを意識すること無く利用する



仮想スイッチな実装は基本使える



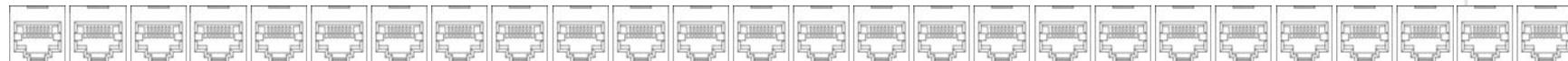
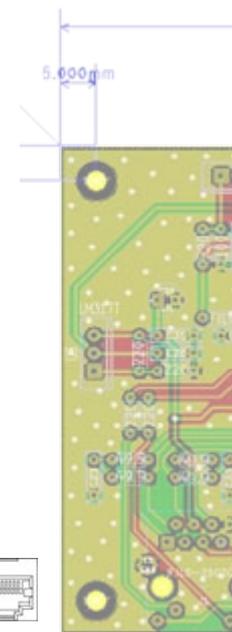
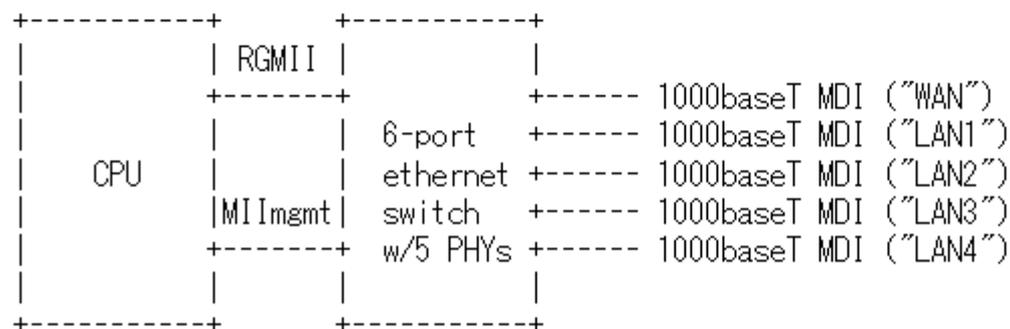
Distributed Switch Architecture

[NET] Distributed Switch Architecture protocol support

From: Lennert Buytenhek <buytenh@wantstofly.org>
To: netdev@vger.kernel.org
Subject: [PATCHv3 1/5] [NET] Distributed Switch Architecture protocol support
Date: Wed, 8 Oct 2008 01:44:02 +0200

Distributed Switch Architecture is a protocol for managing hardware switch chips. It consists of a set of MII management registers and commands to configure the switch, and an ethernet header format to signal which of the ports of the switch a packet was received from or is intended to be sent to.

The switches that this driver supports are typically embedded in access points and routers, and a typical setup with a DSA switch looks something like this:



Distributed Switch Architecture

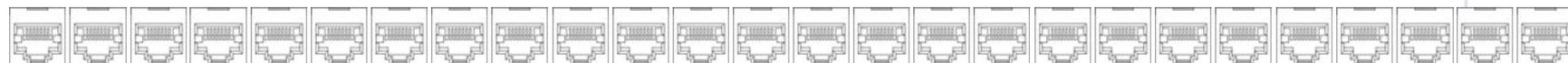
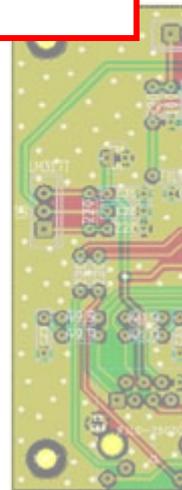
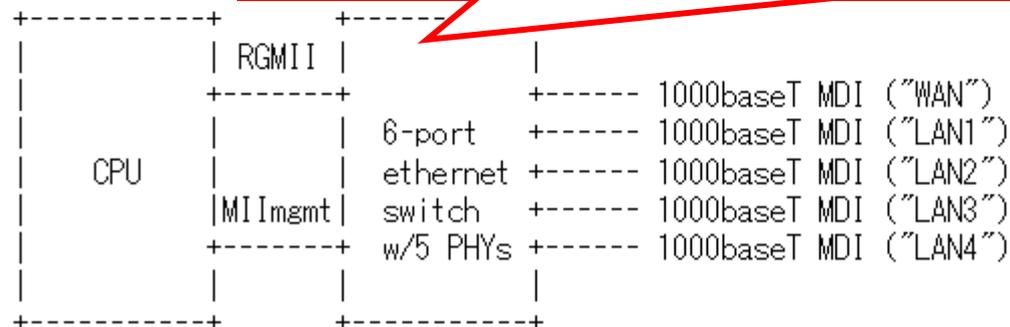
[NET] Distributed Switch Architecture protocol support

From: Lennert Buytenhek <buytenh@wantstofly.org>
To: netdev@vger.kernel.org
Subject: [PATCHv3 1/5] [NET] Distributed Switch Architecture protocol support
Date: Wed, 8 Oct 2008 01:44:02 +0200

Distributed Switch Architecture is a protocol for managing hardware switch chips. It consists of a set of MII management registers and commands to configure signal which of the ports or is intended to be s

The switches that this access points and route looks something like t

Marvell用に造られたドライバの様だが、MIIMではなく、SPIに書き換えても使えるような実装。



Distributed Switch Architecture

[NET] Distributed Switch Architecture protocol support

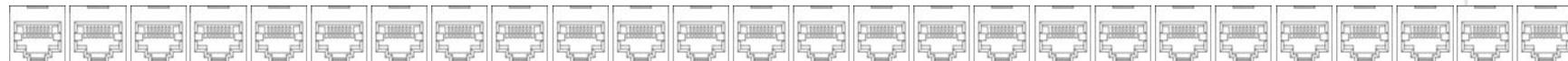
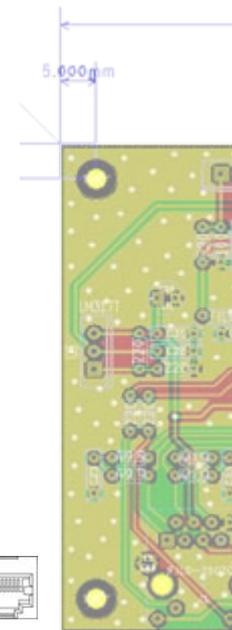
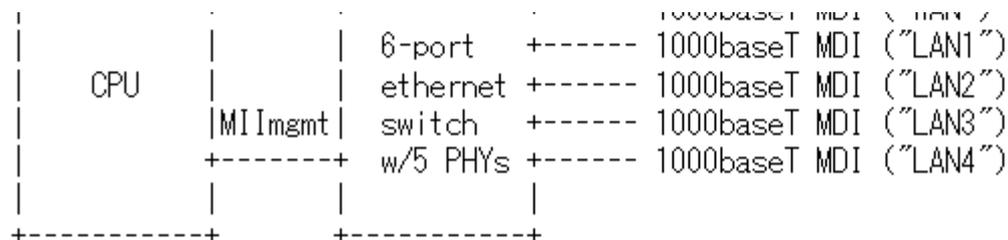
From: Lennert B.
To: netdev@vg
Subject: [PATCHv3
Date: Wed, 8 Oct

Distributed Switch Arch
switch chips. It cons
commands to configure
signal which of the ports of the swi
or is intended to be sent to.

Linuxに含まれるコード追ってみたら、
本当に動くのコレ？
的な箇所がチラホラ。。。。

linux-xxx/net/dsa/~

linux-xxx/drivers/net/dsa/~



Distributed Switch Architecture

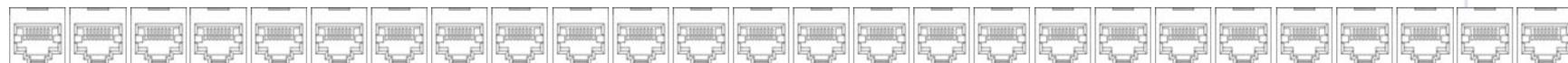
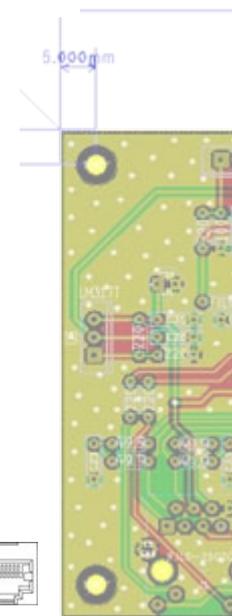
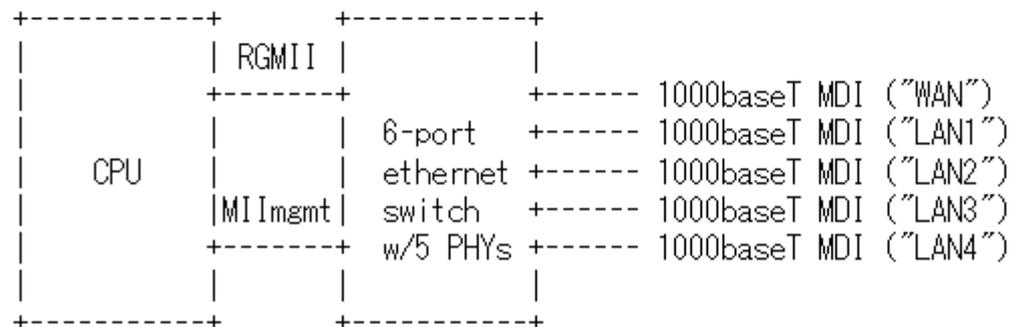
[NET] Distributed Switch Architecture protocol support

From: Lennert Buytenhek <buytenh@wantstofly.org>
To: netdev@vger.kernel.org
Subject: [PATCHv3 1/5] [NET] Distributed Switch Architecture protocol support
Date: Wed, 8 Oct 2008 01:44:02 +0200

Distributed Switch Architecture is a protocol for managing hardware switch chips. It consists of a set of MII management registers and commands that can be accessed via a serial management signal or is

で、どんな感じ？

The switches that this driver supports are typically embedded in access points and routers, and a typical setup with a DSA switch looks something like this:



Virtual Interface Driver

- 今回利用したチップには、
 - **Special Tagging Mode**が存在



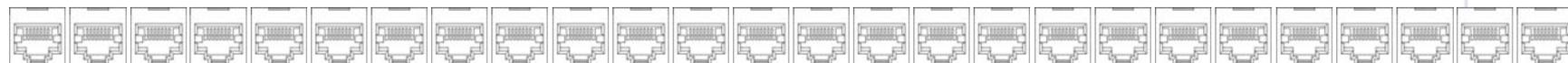
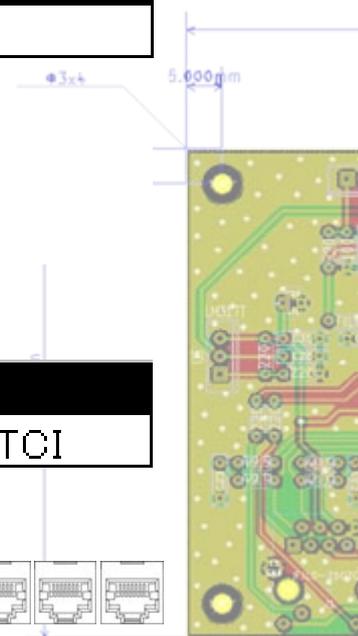
802.1q Tag Format

TPID (tag protocol identifier, 0x8100) + TCID

空いてるビットを有効活用。

Special Tag Format

STPID (special tag identifier, 0x8100) + TCID 0x810 + 4 bit for "port mask" + TCID



Virtual Interface Driver

- 今回利用したチップには、
 - Special Tagging Modeが存在

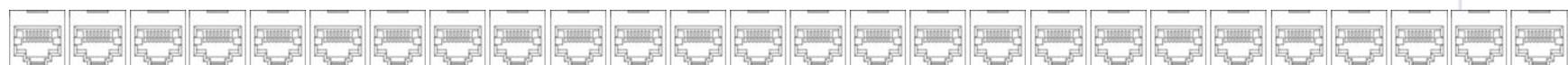
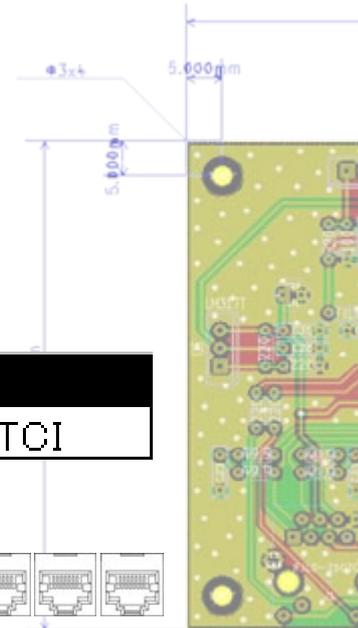


このビットを利用して
仮想NICに別ける事で
L3機能を実現しよう。



Special Tag Format

STPID (special tag identifier, 0x8100) + TCID 0x810 + 4 bit for "port mask" + TCID



Virtual Interface Driver

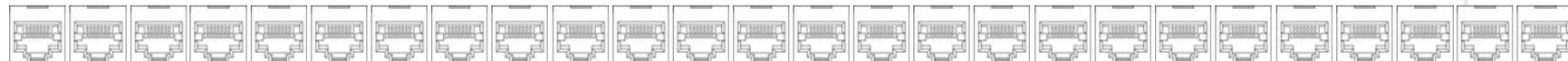
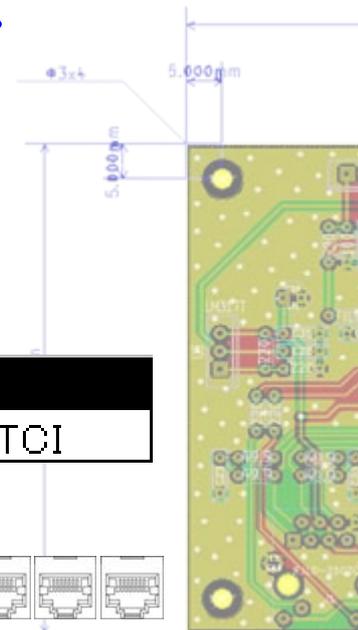
- 今回利用したチップには、
 - Special Tagging Modeが存在



.1qだって怖くない!
昨年のコレの制限を
越える事が可能!

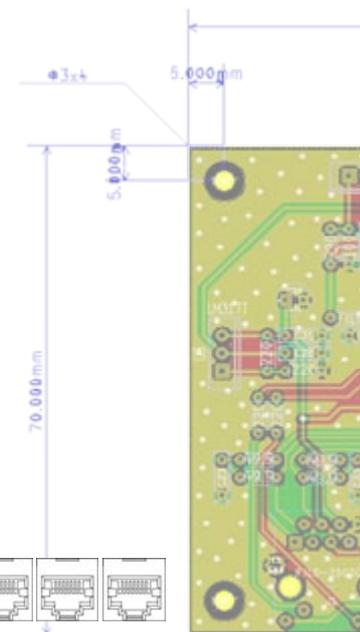
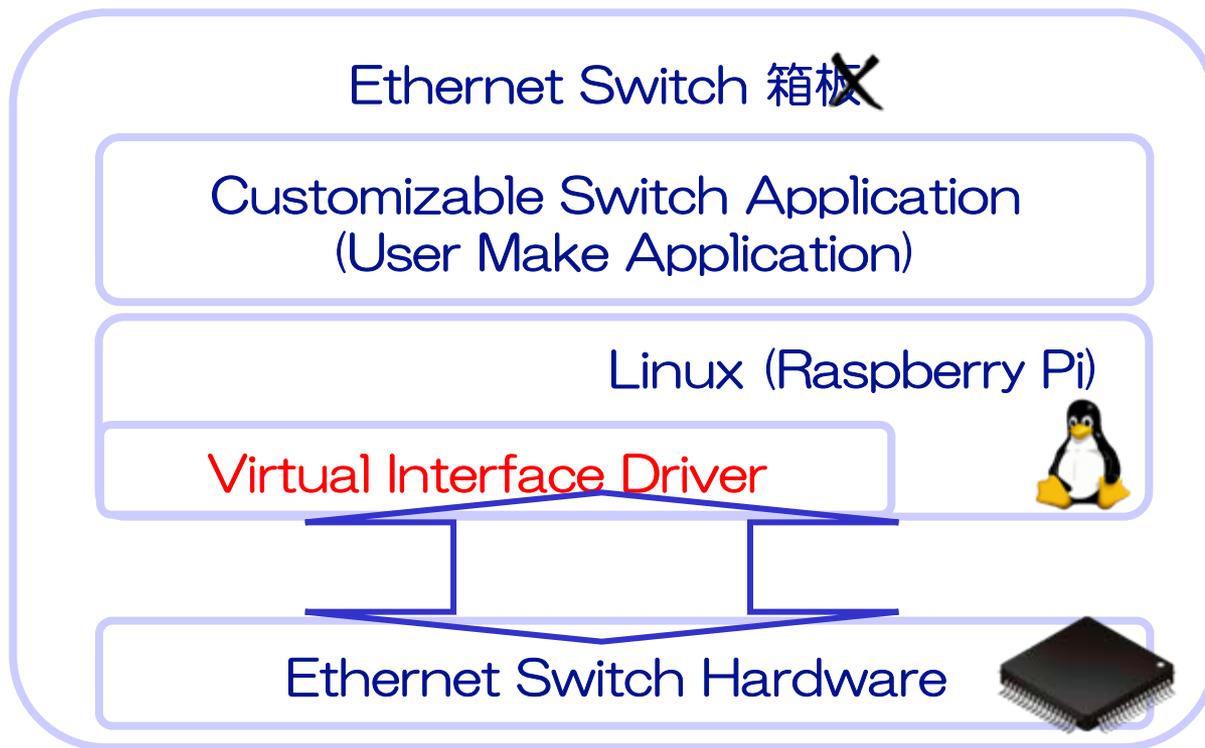
Special Tag Format

STPID (special tag identifier, 0x8100) + TCID 0x810 + 4 bit for "port mask" + TCID



Virtual Interface Driver

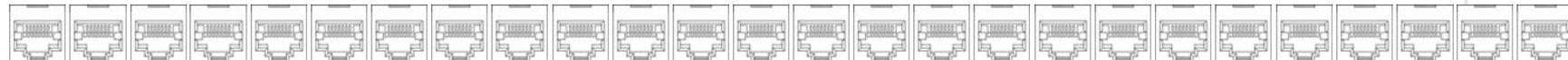
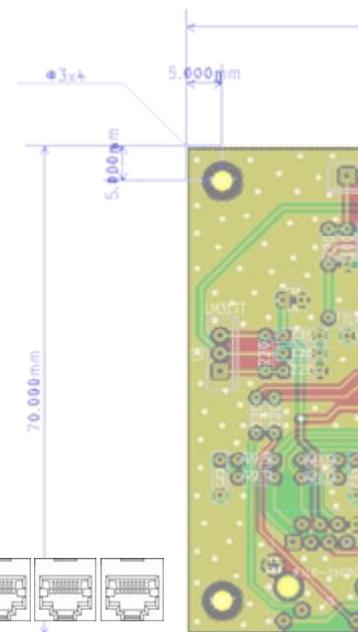
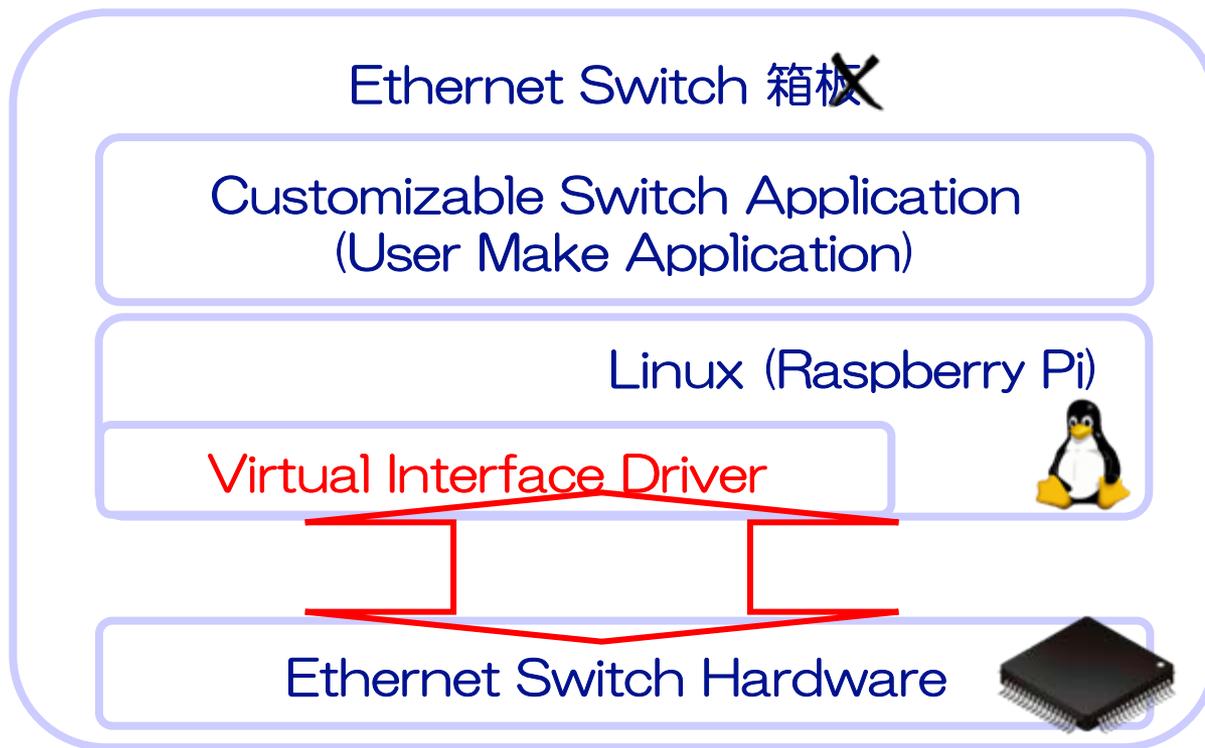
- 実は実装にはイロイロと障害が。。。。



Virtual Interface Driver

- RasPiのeth0がDSAで使えない

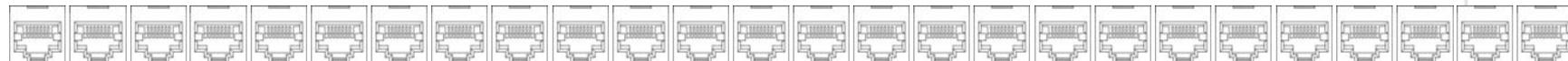
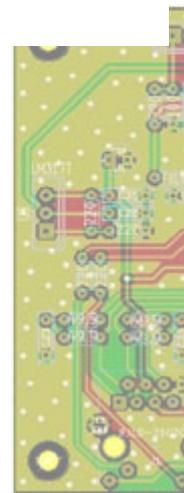
⇒ USB-Etherが原因



Virtual Interface Driver

- RasPiのeth0がDSAで使えない
⇒USB-Etherが原因

ハードを持たない仮想NICを持たせました



Virtual Interface Driver

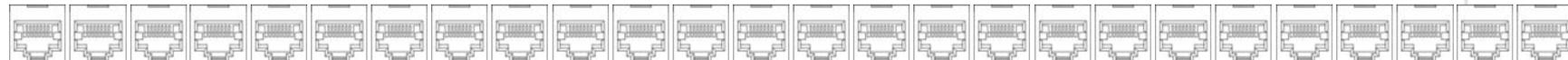
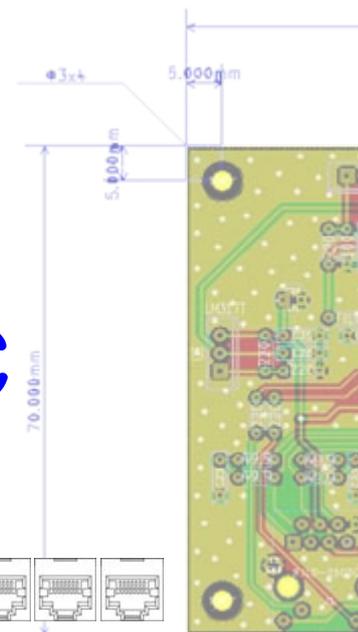
- 通常だと

eth0
物理NIC

Special Tagで分割

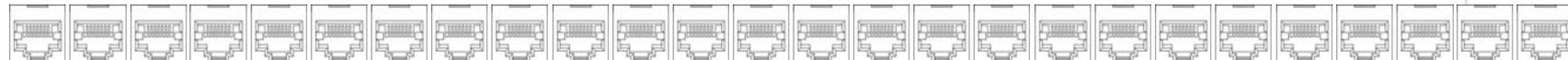
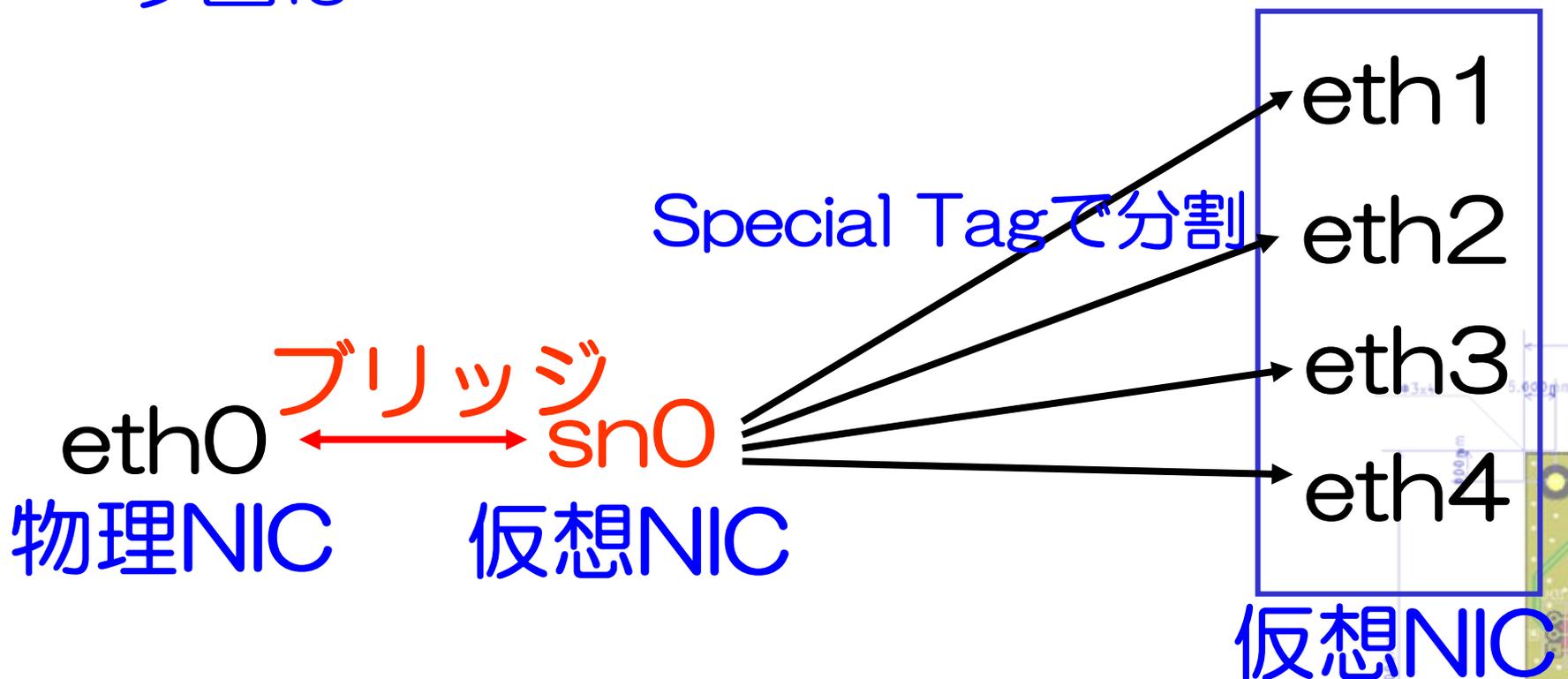
eth1
eth2
eth3
eth4

仮想NIC



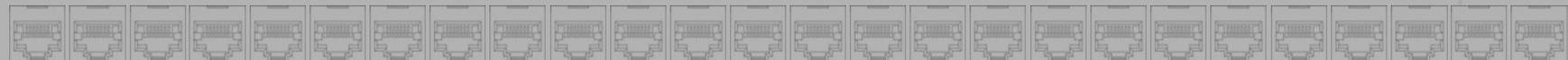
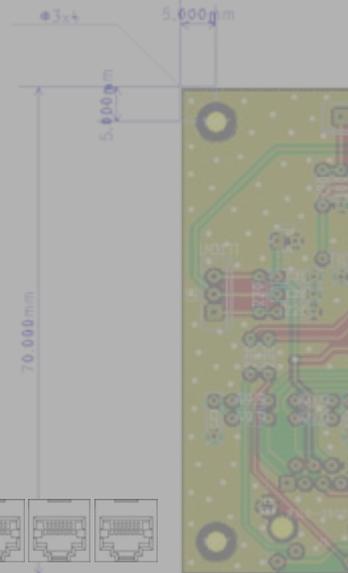
Virtual Interface Driver

- 今回は



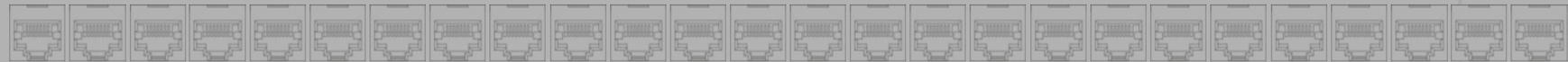
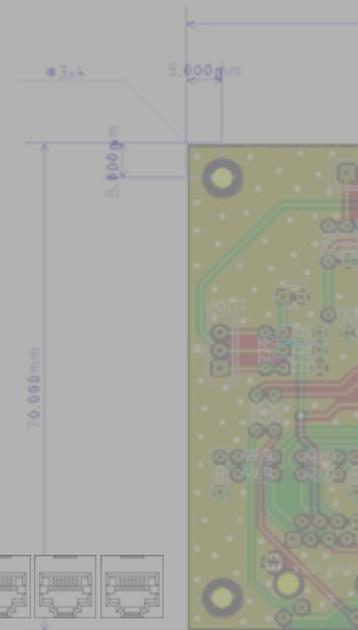
ドライバがバグってるのは
土日にも大人の本気で直します。

(´Д`) ごめん



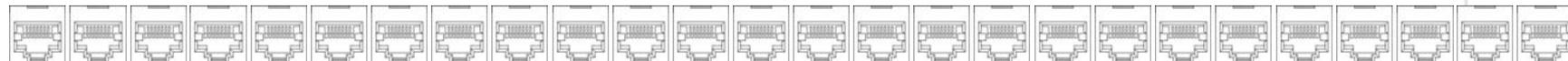
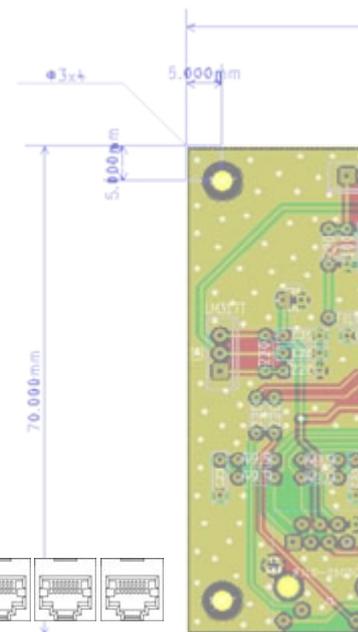
治ってません。

(´Д`)ごめん



ソフトウェア

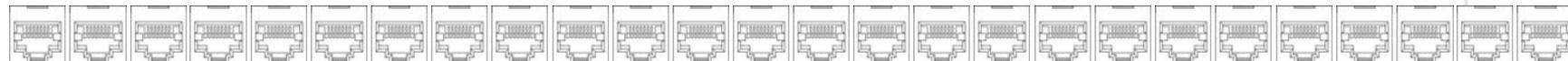
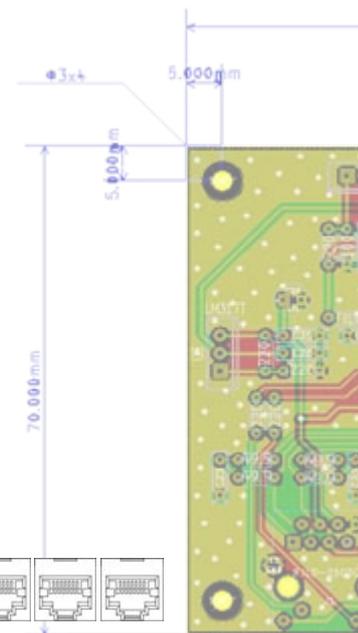
- ソースコードは現在





質問

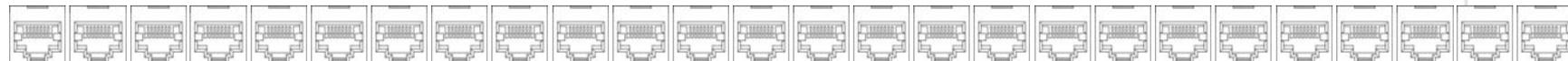
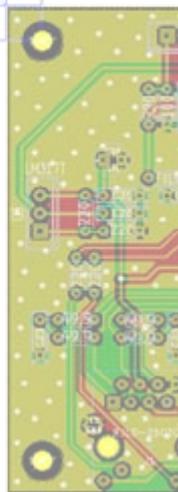
- この基板欲しい方いますか？
 - 要望があれば
 - 基板製造するかもです。



質問

- この基板欲しい方いますか？
 - 要望があれば
 - 基板製造するかもです。

いますぐ、#orc_interop を付けて
「基板ほしいっ！」と



発表者について

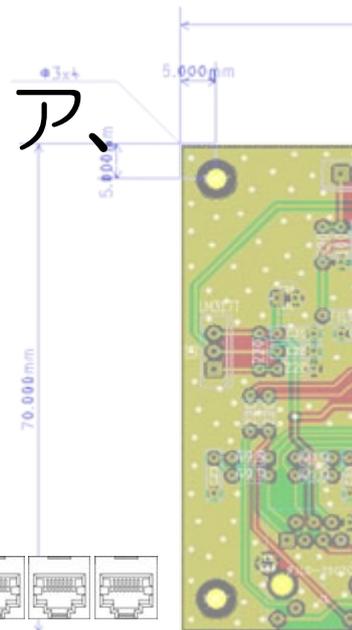
@SRCHACK.ORG

(えす・あーる・しー・はっく)

Twitter : @SRCHACK

Blog : <http://www.srchack.org/>

今回の発表資料、ハードウェア、ソフトウェア、
すべての情報を公開致します。
是非スイッチ自作をお楽しみ下さい。



発表者について

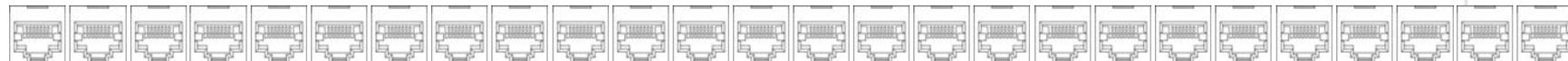
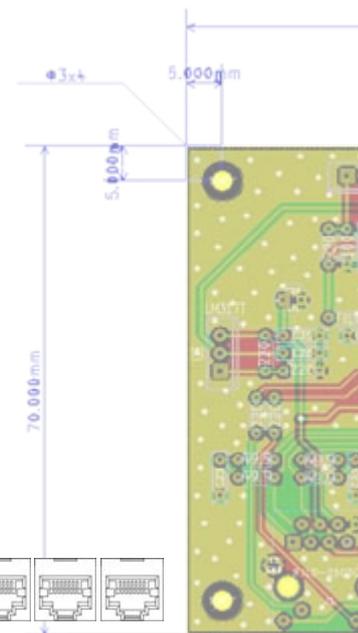
@SRCHACK.ORG

(えす・あーる・しー・はっく)

Twitter : @SRCHACK

Blog : <http://www.srchack.org/>

質疑応答



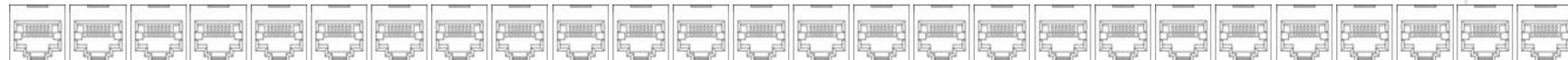
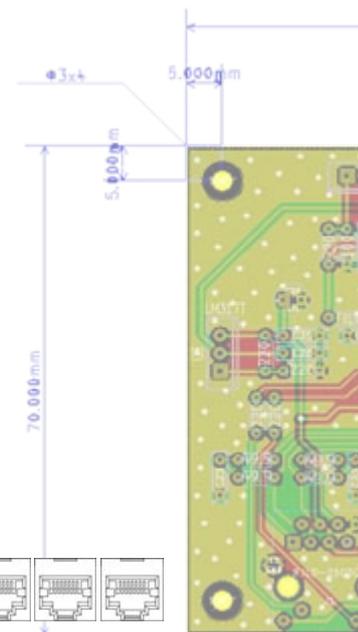
発表者について

@SRCHACK.ORG

(えす・あーる・しー・はっく)

Twitter : @SRCHACK

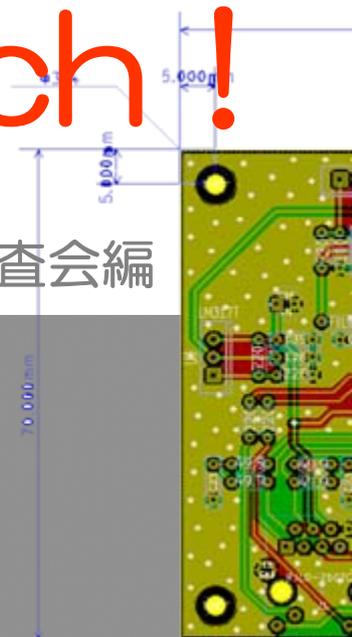
Blog : <http://www.srchack.org/>



いまこそはじめよう、Make Ethernet Switch !

いまこそはじめよう、
Make Ethernet Switch !

Interop ORC 2013 最終審査会編



発表者について

@SRCHACK.ORG

(えす・あーる・しー・はっく)

Twitter : @SRCHACK

Blog : <http://www.srchack.org/>

基板プレゼント

