

が大きくなり反転層が維持できなくなります。つまりソース-ドレイン間のチャンネルの一部(ドレイン端)で反転層が消滅した状態になります。この状態を飽和領域といいドレイン電流はほとんど変化しくなくなります。

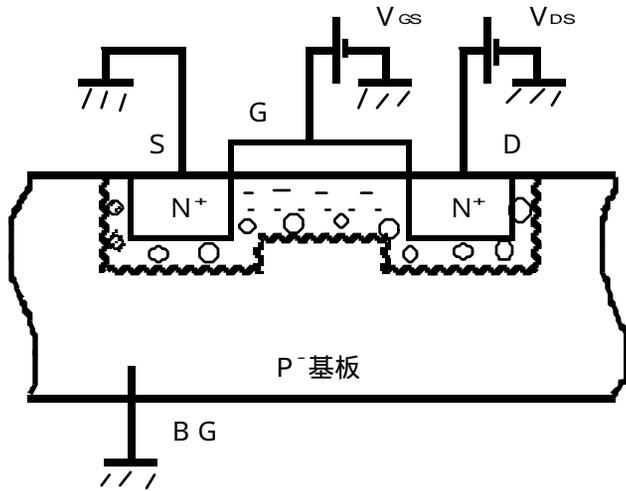


図4 $V_{GS} > V_{thN}$ 時のチャンネル状態

3. MOSデバイスのデジタル回路各への適用

MOSFETはデジタル回路に適しており、バイポーラトランジスタと同様に多方面で使用されている。デジタル回路に適している理由をいくつか上げてみます。

高集積化

MOSデバイスは、基板内に形成されるP-N接合を逆バイアスして使うので、IC内において自然に電気的分離ができる。分離拡散が不要なためバイポーラトランジスタに比べて格段に多くのゲート回路を同一面積内に配置できます。

このような特徴を生かして、現在マイクロコンピュータやメモリ(SRAM, DRAM, マスクROM等)は、MOSデバイスで作られており、微細化が進むことにより集積度は年々増加しています。

常時オフ動作

エンハンスメント形MOSを使うとソース-ドレイン間は、ゲート電圧が印加されない限りオフしている。これは論理素子に必要なデバイスの機能上の性質と全面的に合致する。

ゲートとドレインを同一極性のバイアス電圧にして動作でき、電圧レベルをずらす回路が無くて回路段を直接結合できるため、直結回路に適している。従って常時オンデバイスに比べてはるかに回路構成が簡単にできる。

高ファンアウト

MOSFETの入カインピーダンスは非常に高い。必要な電流はゲートの容量と配線容量を充電する為のみに必要で、僅かな値である。したがって多くのMOSゲートを駆動することができ、論理回路を組むのに都合がよい。

MOSFETはDC的に見た場合、ファンアウトは理論的に無限大である。

能動並びに受動素子

MOSFETは能動素子であると同時に数10[k Ω]~数100[k Ω]の抵抗値を有する受動素子にも成り得る。従ってICのチップ上に抵抗として同じMOSデバイスを高密度に配置できます。これは拡散層やポリシリコンを抵抗として使うよりもはるかに面積が少なく済むからです。

特にCMOSは駆動MOSと負荷MOSとの寸法比W/Lに出力レベルが依存しないので、おおきな寸法比は不要で、微細化が進めやすい。また直流的な消費電流がほとんど無いため、今後エレクトロニクス分野の中心デバイスになるといわれています。

4. MOSデジタル基本回路

(1)インバタ回路

回路の比較

NMOSを駆動MOSとした時のMOSインバタの基本回路を図5に示す。負荷素子によって、E/R形, E/E形, E/D形, CMOS等がある。

基本的な動作は駆動MOSと負荷MOSのオン, オフ時の抵抗比で電源電圧を分割して出力するというものです。

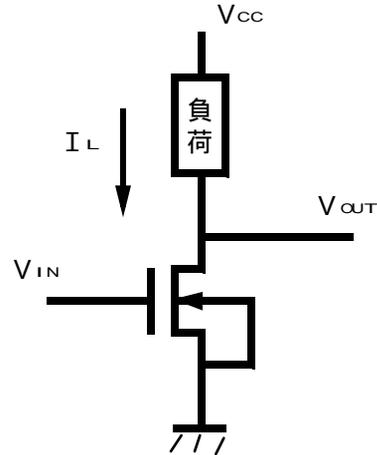


図5 MOSインバタの基本形

E/R形インバタ

駆動MOSにエンハンスメントMOSを使い、負荷に抵抗を使用したインバタ回路である。一般的な論理回路には使われていない。この回路は抵抗に高抵抗ポリシリコンを使って、スタティックRAMのメモリ部に使われている。

動作としては抵抗Rと駆動MOS(M₁)の抵抗比でV_{cc}~GND間のレベルを出力させる。

図6に回路, 図7に動作特性を示した。

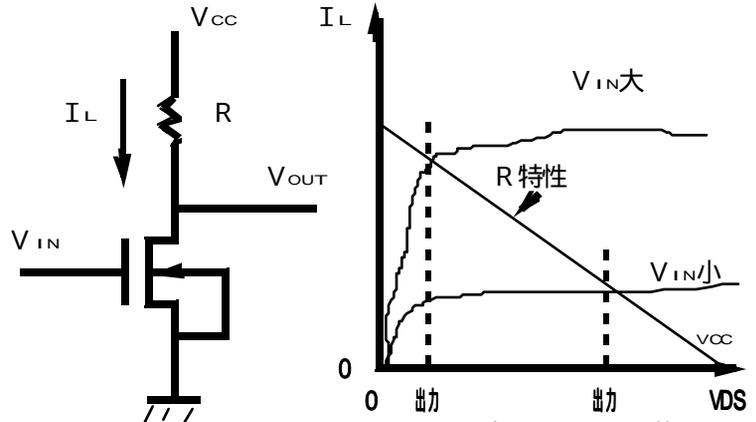


図6 E/R形インバタ

図7 E/R形の動作特性

E/E形インバタ

駆動MOSにエンハンスメントMOSを使い、負荷にも同じエンハンスメントMOSを使ったインバタが、E/E形である。動作スピードが遅いため現在あまり使われていない。ただ負荷に抵抗を使うより集積度の点で

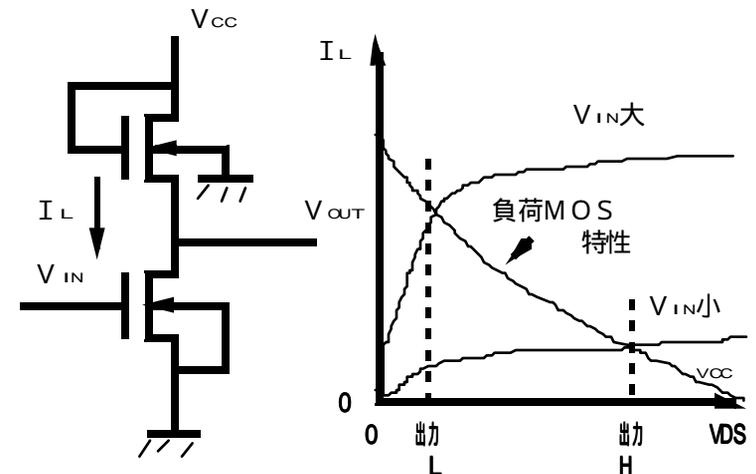


図8 E/E形インバタ

図9 E/E形の動作特性